

CA-IS3062x/CA-IS2062x 带电源的隔离式 CAN 收发器

测试板说明

描述

此份文件描述了 CA-IS3062x/CA-IS2062x 测试板的相关使用说明，其中有产品介绍、原理图、PCB 布线图、物料清单以及部分测试数据等。该评估板可以用来简单评估 CA-IS3062x/CA-IS2062x 系列器件内置的隔离电源以及 CAN 收发器的参数性能等。

芯片简介

CA-IS3062x/CA-IS2062x 系列器件是一款隔离式控制区域网络（CAN）物理层收发器，同时内部集成隔离式 DC-DC 转换器，符合 ISO11898-2 标准的技术规范。此器件采用片上二氧化硅（SiO₂）电容作为隔离层，在 CAN 协议控制器和物理层总线之间创建一个完全隔离的接口，配合内部集成的隔离式 DC-DC，可隔绝噪声和干扰并防止损坏敏感电路。

CA-IS3062x/CA-IS2062x 采用 SOIC 表面贴片封装形式，将 2 通道数字隔离器，CAN 收发器以及隔离式 DC-DC 集成化，芯片全局仅需要逻辑侧一个 5V 电源，实现了全隔离式 CAN 收发器方案。

该系列器件可为 CAN 协议控制器和物理层总线分别提供差分接收和差分发射能力，信号传输速率最高可达 1 Mbps。该器件具有限流、过压和总线故障保护以及热关断功能，可防止输出短路，共模电压范围为 -30V 至 30 V。

CA-IS3062x/CA-IS2062x 测试版适用如下表产品型号。下面以 CA-3062VW 为例，介绍该测试板的使用说明。

表 1 器件型号

型号	通讯速率 (Mbps)	隔离电压等级 (VRMS)	逻辑电源是否可以独立供电 ²	封装
CA-IS3062W	1	5000	否	SOIC16-WB(W)
CA-IS3062VW	1	5000	是	SOIC16-WB(W)
CA-IS2062W	1	3750	否	SOIC16-WB(W)
CA-IS2062VW	1	3750	是	SOIC16-WB(W)

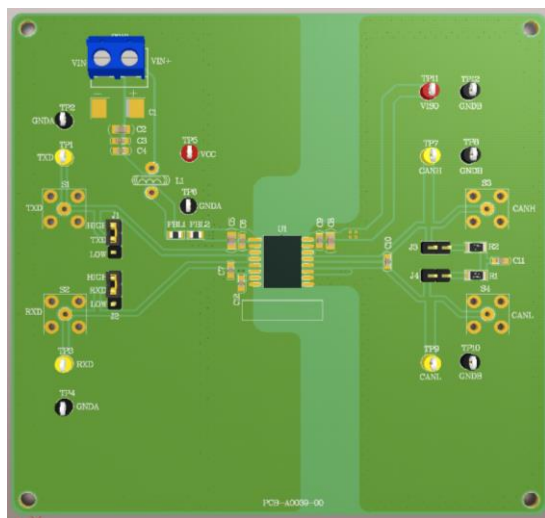
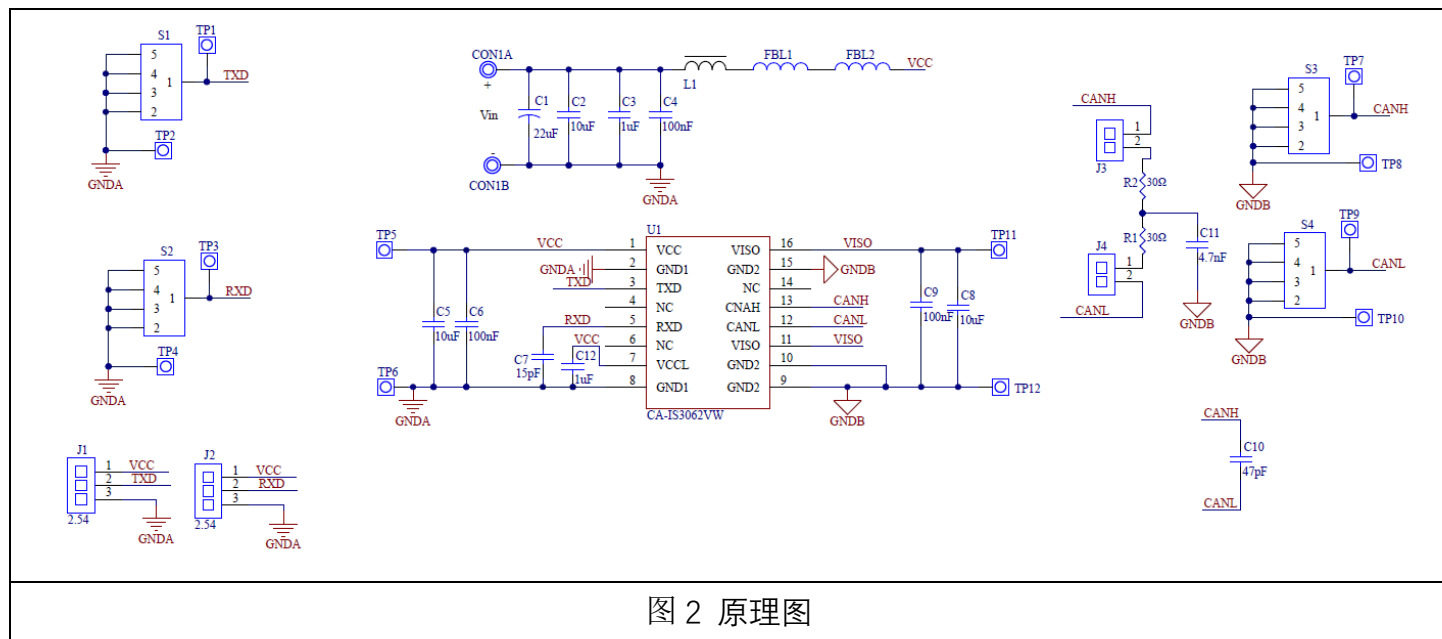


图 1 CA-IS3062W PCB 的 3D 仿真图

原理图



布线图

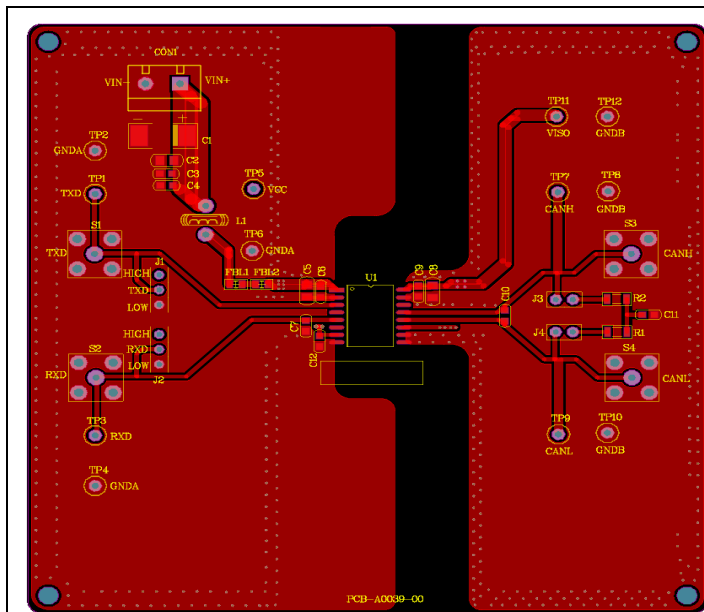


图 3 TOP

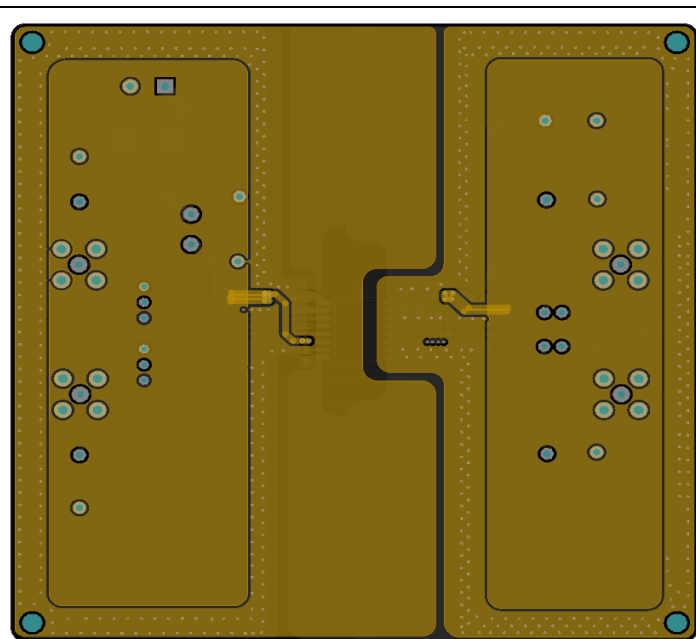


图 4 Inner Layer1

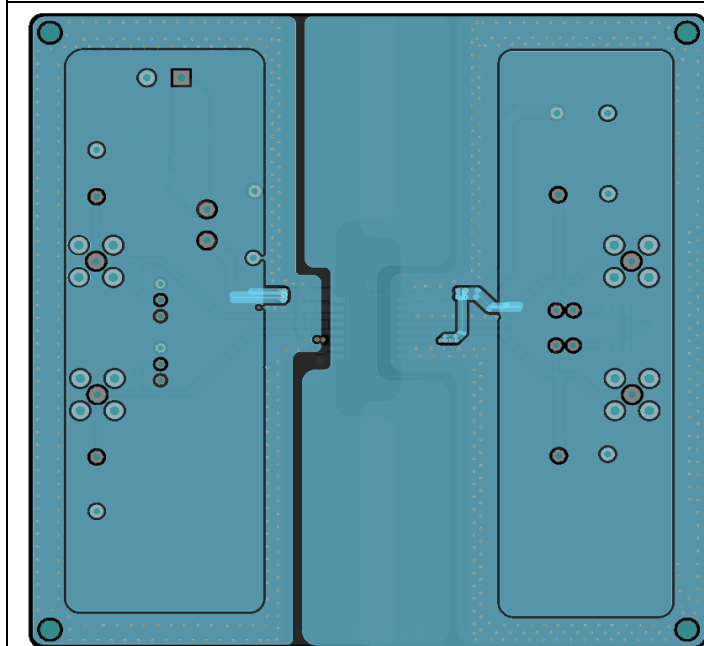


图 5 Inner Layer2

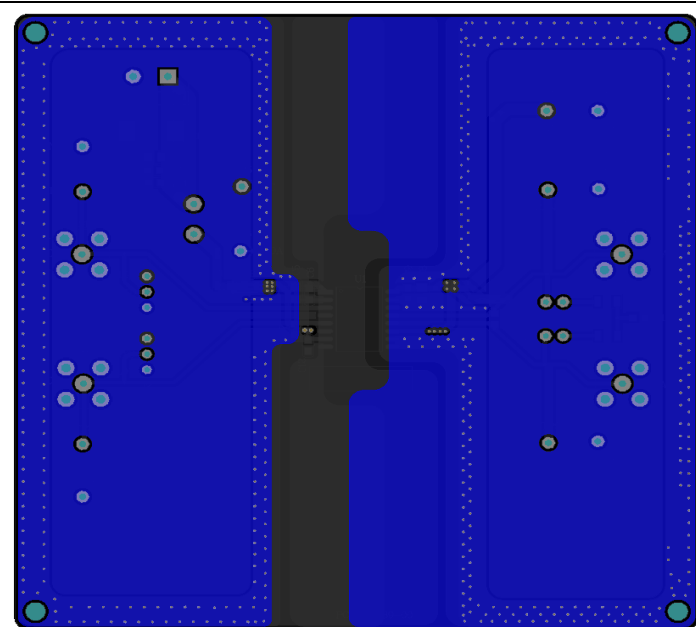


图 6 bottom

物料清单

Item	Ref Des	Qty	Description	Package	MFR	PN.
1	CON1	1	CONN, 5.08mm, Rising Cage Clamp	-	Wurth Elektronik	691236510002
2	FBL1,FBL2	2	Beed 600Ohm	0805	Linekey	FBG2912-601Y
3	C1	1	Tantalum cap, 22uF	7343	AVX	TAJD226K025RNJ
4	C2,C5,C8	3	MLCC, 10μF/10V, X7R	0805	-	Standard
5	C3	1	MLCC, 1μF /10V, X7R	0603	-	Standard
6	C4, C6, C9	3	MLCC 100nF/10V, X7R	0603	-	Standard
7	C10	1	MLCC, 47pF/10V, X7R	0603	-	Standard
8	C11	2	MLCC, 4.7nF/10V, X7R	0603	-	Standard
9	R1,R2	2	Resistor , 22Ω, 1%	1206	-	Standard
10	S1,S2,S3,S4	4	SMA Connect, 2.54mm	-	-	Standard
11	L1	1	24uH, 0.7mm, 4.5mm*12mm	-	Wurth Elektronik	7447043
12	U1	1	CA-IS3062VW	SOIC16-WB(W)	Chipanalog	
13	TP5, TP11	2	Test Point, Red, Through Hole, 1mm	-	Keystone	5000
14	TP1,TP3,TP7, TP9	4	Test Point, Yellow, Through Hole, 1mm	-	Keystone	5009
15	TP2,TP4,TP6, TP8,TP10, TP12	6	Test Point, Black, Through Hole, 1mm	-	Keystone	5001
16	J1,J2	2	Header, 3 pin, 2.54mm	-	-	Standard
17	J3,J4	2	Header, 2pin, 2.54mm	-	-	Standard
18	PCB	1	Four layers PCB, FR-4, PCB-A039-00, 1.0mm thickness, 100mm*100mm, The distance between Inner Layer1 and Inner Layer2 should be greater than 0.4mm.	-	-	-

测试仪器

直流电源、500MHz 带宽示波器安捷伦 DSOX3054T、6.5 位多功能万用表安捷伦 34465A、高频信号发生器等。

硬件连接

1. 将直流电压源连接到 CON1;
2. 函数发生器输出一定频率和幅值的信号，连接到信号的输入端 TXD;
3. 通过示波器测量各个通道输出端，用示波器观察 CANH、CANL、RXD 等管脚的波形。
4. CA-IS3062VW 芯片的第 7 引脚是逻辑电源 V_{CC} ，可外接独立电源，可以接 V_{CC} ，与芯片的引脚 1 共用一路电源。本测试板在 PCB 上已将 7 脚与 1 脚连接，一路电源供电即可；
5. 可以用信号发生器为各个通道输入高电平或者低电平的信号，也可以通过跳线帽选择 J18，使 TXD 接 GNDA 或者 V_{CC} ;

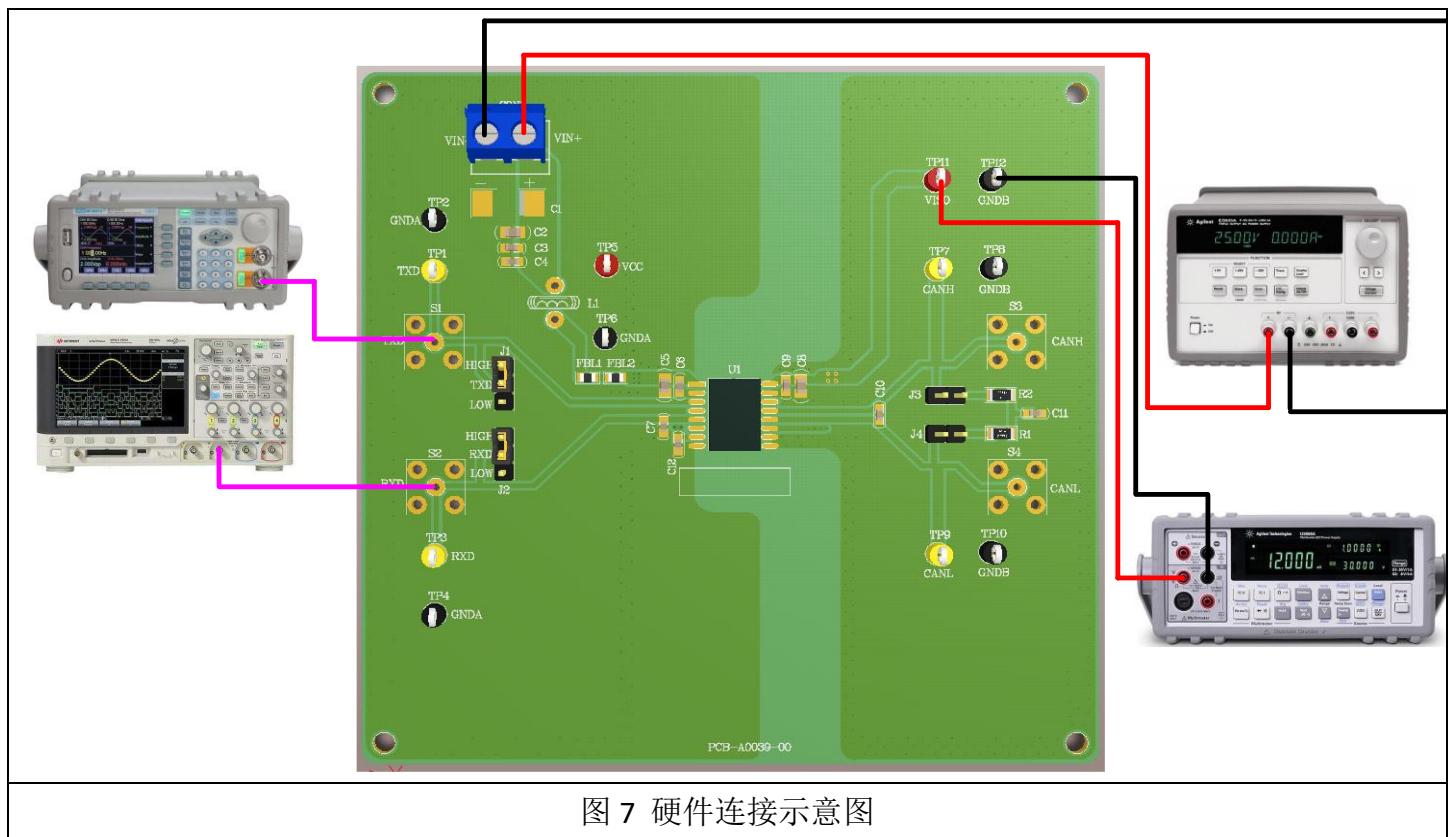
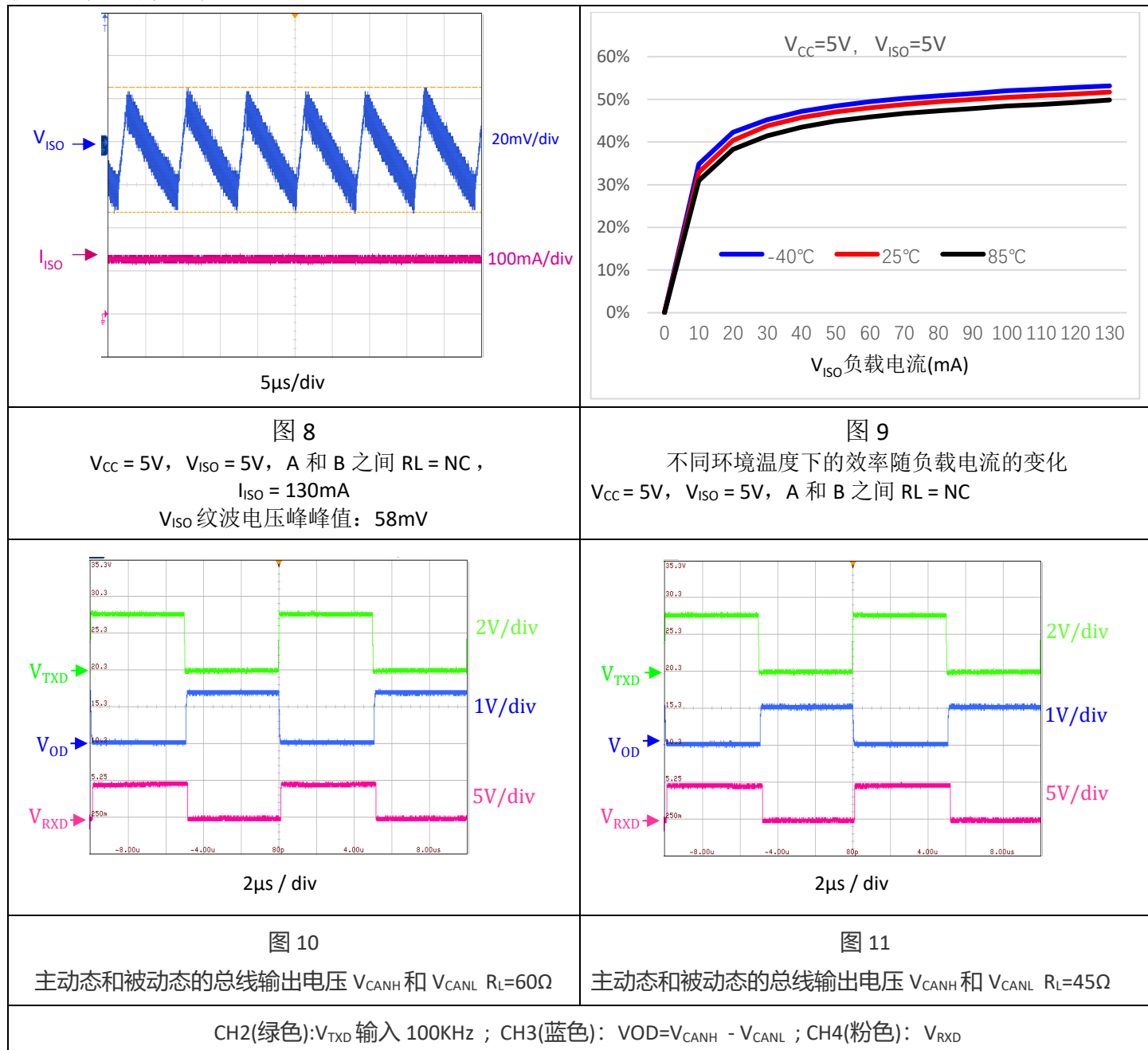


图 7 硬件连接示意图

测试示例

下面以 CA-33062VW 为例，测试一些典型波形，包括输出纹波、不同输入输出电压下的效率、CAN 收发器信号传递等。



PCB 布线建议

- CA-IS3062x/CA-IS2062x系列器件内置开关电源，为副边侧和外部模块提供稳压电源。输入侧 V_{CC} 和输出侧 V_{ISO} 的旁路电容和供电电容的位置放尽可能摆放在靠近芯片的管脚，距离应控制在2mm以内，如下图12和图13所示。当需要在供电电源线和地线中放置过孔，应放置在电容相对于芯片管脚的外侧，而非放置在电容和芯片之间，以减少过孔寄生电感的影响，如下图14和图15所示。

图12 推荐	图13 不推荐	图14 推荐	图15 不推荐

- CA-IS3062x/CA-IS2062x系列器件集成隔离开关电源，存在一定的传导噪声和辐射噪声。适当的PCB拼接电容，对改善传导干扰和辐射干扰有一定的作用。在PCB布线时，可以适当增加原边GNDA和副边GNDB之间的拼接电容以及 V_{CC}/V_{ISO} 对GNDA/GNDB的拼接电容，如下图16和图17。此外，在PCB边缘处放置一系列间隔距离不大于3mm至4mm的地过孔，形成边缘防护，如下图18所示。

图16 原边GNDA和副边GNDB的拼接电容	图17 V_{CC}/V_{ISO} 对GNDA/GNDB的拼接电容	图18 V_{CC}/V_{ISO} 层四周用地平面包围，地平面外侧放置一系列间距小于4mm的过孔

Revision History

版本	日期	状态描述
Ver1.0	Jan.2021	初始版本
Ver1.1	Mar.2024	更新 PCB 和原理图，测试数据以及增加表 1 等

重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

<http://www.chipanalog.com>