

1.5W 车规级全集成隔离 DC-DC 转换器

1 产品特性

- 集成高效率的 DC-DC 转换器和片上变压器
 - 内置软启动电路来防止浪涌电流和输出过冲
 - 工作在 Hiccup 模式的短路保护
 - 过热关断保护功能
- 宽输入电压范围: 4.5 V ~ 5.5 V
- 输出电压可选:
 - 3.3V 或 5.0V;
 - 3.7V 或 5.4V, 支持在 DC-DC 后接 LDO
- 输出典型功率: 1.5W (5V/300mA)
- 优异的负载瞬态响应
- 宽工作温度范围: -40 °C ~ 125 °C
- ESD: $\pm 3\text{kV}$ HBM, $\pm 2\text{kV}$ CDM
- 高 CMTI: $\pm 150\text{ kV}/\mu\text{s}$ (典型)
- 安全认证:
 - 根据 DIN EN IEC60747-17(VDE 0884-17):2021-10 的 VDE 认证
 - 根据 UL 1577 的 UL 认证
 - 根据 GB4843.1-2022 的 CQC 认证
 - 隔离栅寿命: >40 年
- 符合 RoHS 标准封装
 - SOIC16-WB
- AEC-Q100 车规认证:
 - Grade 1 等级, -40 °C 到 125 °C (Ta)

2 应用

- 新能源汽车 OBC/DCDC
- 新能源汽车电机控制器
- 新能源汽车 BMS
- 新能源汽车 HVAC

3 概述

CA-IS3115AW-Q1 是一款支持 $5.0\text{kV}_{\text{RMS}}$ 隔离耐压的 DC-DC 转换器芯片, 集成片上变压器, 能够高效率传输 1.5W

功率到副边侧输出。该芯片采用特有控制架构, 能够快速响应负载变化, 并且精确调节输出电压。CA-IS3115AW-Q1 可替代传统分立器件组建的隔离电源方案, 该方案物理尺寸更小, 且能够实现完全隔离。

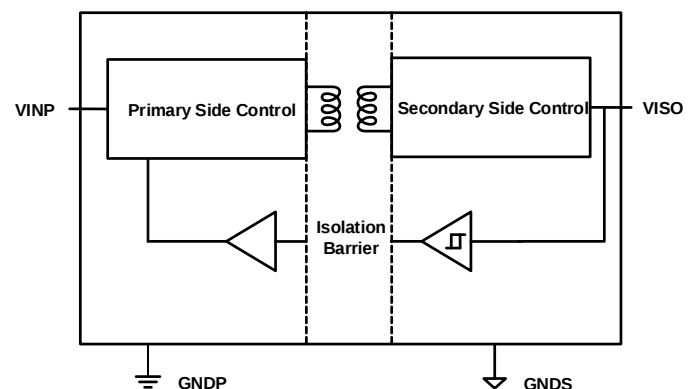
CA-IS3115AW-Q1 集成软启动、短路保护、过温保护等多种保护功能以更好地增强系统的可靠性。CA-IS3115AW-Q1 具有 EN 使能管脚, 当 EN 为低电平时, 输出电压为零, 此时电源仅有微安级待机输入电流。

CA-IS3115AW-Q1 可通过管脚 SEL 选择 4 种输出电压, 分别为 5V、3.3V、5.4V、3.7V, 支持输出端接 LDO, 以方便用户不同的电压需求。CA-IS3115AW-Q1 器件采用 16 脚宽体 SOIC 封装, 电气间隙&爬电距离大于 8mm, 最高绝缘耐压高达 5 kV_{RMS} , 支持宽工作温度范围 -40 °C ~ 125 °C。

器件信息

零件号	封装	封装尺寸(标称值)
CA-IS3115AW-Q1	SOIC16-WB(W)	10.30 mm × 7.50 mm

简化结构图



4 订购指南

表 4-1 可订购料号

型号	最大输出功率(W)	额定耐压(kV _{RMS})	封装
CA-IS3115AW-Q1	1.5	5.0	SOIC16-WB

目录

1	产品特性	1	7.9	潮敏等级	9
2	应用	1	8	典型波形和曲线图	9
3	概述	1	8.1	电性波形及曲线	9
4	订购指南	2	9	详细说明	13
5	修订历史	3	9.1	工作原理	13
6	引脚功能描述	4	9.2	功能框图	13
7	产品规格	5	9.3	Hiccup 工作模式	14
7.1	绝对最大额定值 ^{1,2}	5	10	典型应用	15
7.2	ESD 额定值	5	11	PCB 布板建议	15
7.3	推荐工作条件	5	12	封装信息	16
7.4	热量信息	5	13	焊接信息	17
7.5	额定功率	5	14	编带信息	18
7.6	隔离特性	6	15	重要声明	19
7.7	安全相关认证	7			
7.8	电气特性	8			

5 修订历史

修订版本号	修订内容	页码
Preliminary Version	N/A	N/A
Version 1.00	更新隔离特性	6, 7
Version 1.01	增加输出电流降额曲线	11, 12
Version 1.02	增加短路保护功能说明	14
Version 1.03	更新安全认证信息, 更新 V _{IOSM} 测试条件	1, 6, 7
Version 1.04	更新 VISO _(LOAD) 测试条件	8
Version 1.05	1. 增加输出电容推荐范围 2. 更新 I _{VINP_SC} 参数的最大值 3. 更新图 11-1 推荐电源部分 PCB 走线	5, 8, 15

6 引脚功能描述

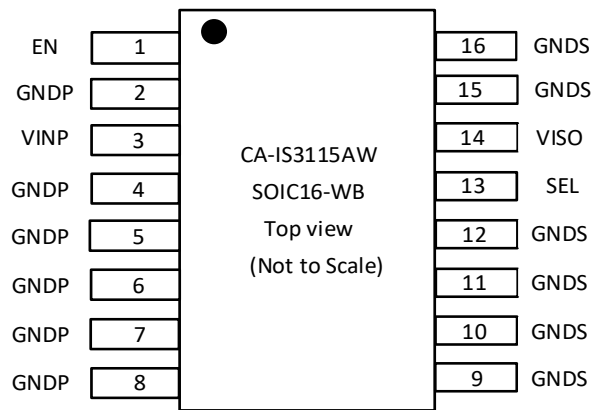


图 6- 1 CA-IS3115AW-Q1 顶部视图

表 6- 1 CA-IS3115AW-Q1 引脚功能描述

引脚名称	引脚编号	类型	描述
EN	1	输入	使能管脚。接高电平，使能芯片；接低电平，关断芯片。 禁止 EN 引脚电压高于 VINP+0.3V。
VINP	3	电源	原边侧输入电源管脚。将 10μF 和 0.1μF 的陶瓷电容接至 PIN3(VINP)和 PIN4(GNDP)之间，电容的摆放位置要尽量靠近芯片管脚，电容到管脚的距离小于 2mm。
GNDP	2,4,5,6,7,8	地	原边侧接地管脚。
GNDS	9,10,11,12,15,16	地	副边接地管脚。
SEL	13	输入	VISO 输出电压选择管脚。SEL 接至 VISO，VISO 输出 5V；SEL 通过 100K 电阻接至 VISO，VISO 输出 5.4V；SEL 接至 GNDS，VISO 输出 3.3V；SEL 通过 100K 电阻接至 GNDS，VISO 输出 3.7V。应用时不推荐把 SEL 管脚悬空。
VISO	14	电源	隔离电压输出管脚。将 10μF 和 0.1μF 的陶瓷电容接至 PIN14(VISO)和 PIN15(GNDS)之间，电容的摆放位置要尽量靠近芯片管脚，电容到管脚距离小于 2mm。

7 产品规格

7.1 绝对最大额定值^{1,2}

参数		最小值	最大值	单位
VINP	电源电压	-0.5	6.0	V
VISO	隔离电源输出电压	-0.5	6.0	V
EN	EN 输入电压	-0.5	VINP+0.3 ³	V
SEL	SEL 输入电压	-0.5	VISO+0.3	V
T _J	结温	-40	150	°C
T _{STG}	存储温度	-65	150	°C
备注: 1. 等于或超出上述绝对最大额定值可能会导致产品永久性损坏, 长期在超出最大额定值条件下工作会影响产品的可靠性。 2. 除差分 I/O 总线电压以外的所有电压值, 均相对于本地接地端子 (GNDP 或 GNDS), 并且是峰值电压值。 3. 最大电压不得超过 6 V。				

7.2 ESD 额定值

		数值	单位
V _{ESD} 静电放电	人体模型 (HBM), 根据 ANSI/ESDA/JEDEC JS-001, 所有引脚	±3000	V
	组件充电模式(CDM), 根据 JEDEC specification JESD22-C101, 所有引脚	±2000	

7.3 推荐工作条件

参数		最小值	典型值	最大值	单位
VINP	电源电压	4.5	5	5.5	V
V _{EN}	EN 输入电压	0		5.5	V
VISO	隔离输出电源电压	0		5.7	V
V _{SEL}	SEL 输入电压	0		5.7	V
C _{VISO}	VISO 管脚输出电容需求	4.7	10	1000	μF
T _A	环境温度	-40		125	°C
T _J	结温度	-40		150	°C

7.4 热量信息

按照 JESD51 标准

热量表		CA-IS3115AW-Q1	单位
R _{θJA}	IC 结至环境的热阻	68	°C/W
R _{θJC}	IC 结至表壳的热阻	18	°C/W

7.5 额定功率

参数	测试条件	最小值	典型值	最大值	单位
P _D	最大输入功率	VINP=5.5V, VISO=5.4V, 负载电流 300mA		3	W

7.6 隔离特性

参数		测试条件	数值	单位
CLR	外部气隙（间隙） ¹	端子间的最短隔空距离	>8	mm
CPG	外部爬电距离 ¹	端子之间沿壳体最短距离	>8	mm
DTI	隔离距离	最小内部间隙（内部距离）	>28	μm
CTI	相对漏电指数	DIN EN 60112 (VDE 0303-11); IEC 60112	>600	V
材料组		依据 IEC 60664-1	I	
IEC 60664-1 过压类别		额定市电电压≤ 300V _{RMS}	I-IV	
		额定市电电压≤ 600V _{RMS}	I-IV	
		额定市电电压≤ 1000V _{RMS}	I-III	
DIN EN IEC 60747-17 (VDE 0884-17) ²				
V _{IORM}	最大重复峰值隔离电压	交流电压（双极）	2121	V _{PK}
V _{IOWM}	最大工作隔离电压	交流电压; 时间相关的介质击穿（TDDb）测试	1500	V _{RMS}
		直流电压	2121	V _{DC}
V _{IOTM}	最大瞬态隔离电压	V _{TEST} =V _{IOTM} , t=60s（认证） V _{TEST} =1.2 × V _{IOTM} , t=1s（100% 量产测试）	7070	V _{PK}
V _{IOSM}	最大浪涌隔离电压 ³	测试方法 依据 IEC 62368-1, 1.2/50μs 波形, V _{TEST} =1.6 × V _{IOSM} =12800V _{PK}	8000	V _{PK}
q _{pd}	表征电荷 ⁴	方法 a, 输入/输出安全测试子类 2/3 后, V _{ini} =V _{IOTM} , t _{ini} =60s; V _{pd(m)} =1.2 × V _{IORM} =2545V _{PK} , t _m =10s	≤5	pC
		方法 a, 环境测试子类 1 后, V _{ini} =V _{IOTM} , t _{ini} =60s; V _{pd(m)} =1.6 × V _{IORM} =3394V _{PK} , t _m =10s	≤5	
		方法 b1, 常规测试（100% 量产测试）和前期 预处理（抽样测试） V _{ini} =V _{IOTM} , t _{ini} =1s; V _{pd(m)} =1.875 × V _{IORM} =3977V _{PK} , t _m =1s	≤5	
C _{IO}	栅电容, 输入到输出 ⁵	V _{IO} =0.4 × sin (2πft), f=1MHz	3.5	pF
R _{IO}	绝缘电阻 ⁵	V _{IO} =500V, T _A =25°C	>10 ¹²	Ω
		V _{IO} =500V, 100°C ≤ T _A ≤ 125°C	>10 ¹¹	
		V _{IO} =500 V at T _S =150°C	>10 ⁹	
污染度			2	
UL 1577				
V _{ISO}	最大隔离电压	V _{TEST} =V _{ISO} , t=60s（认证）， V _{TEST} =1.2 × V _{ISO} , t=1s（100% 量产测试）	5000	V _{RMS}
备注:				
1. 根据应用的特定设备隔离标准应用爬电距离和间隙要求。注意保持电路板设计的爬电距离和间隙距离，以确保印刷电路板上隔离器的安装焊盘不会缩短该距离。在某些情况下印刷电路板上的爬电距离和间隙相等。在印刷电路板上插入凹槽的技术有助于提高这些指标。				
2. 该标准仅适用于安全等级内的安全电气绝缘。应通过适当的保护电路确保符合安全等级。				
3. 测试在空气或油中进行，以确定隔离屏障的固有浪涌抗扰度。				
4. 表征电荷是由局部放电引起的放电电荷（pd）。				
5. 栅两侧的所有引脚连接在一起，形成双端子器件。				

7.7 安全相关认证

VDE	UL	CQC
根据 DIN EN IEC60747-17(VDE 0884-17):2021-10; EN IEC60747-17:2020+AC:2021 认证	UL1577 器件认证程序认证	根据 GB4943.1-2022 认证
最大瞬态隔离电压: 7070 V _{PK} 最大重复峰值隔离电压: 2121 V _{PK} 最大浪涌隔离电压: 8000 V _{PK}	最大隔离电压: 5000 V _{RMS}	增强隔离(仅适用于海拔 5000 米及以下)
证书编号: 40057278 (加强绝缘)	证书编号: E511334	证书编号: CQC23001406424

7.8 电气特性

若无其他特殊说明, $V_{INP}=4.5V\sim 5.5V$, $T_A = -40$ to $125^{\circ}C$, SEL 管脚短路到 VISO 管脚, $C_{VINP}=C_{VISO}=10\mu F$ 。所有典型值的条件为 $T_A=25^{\circ}C$ 和 $V_{INP}=5V$ 。

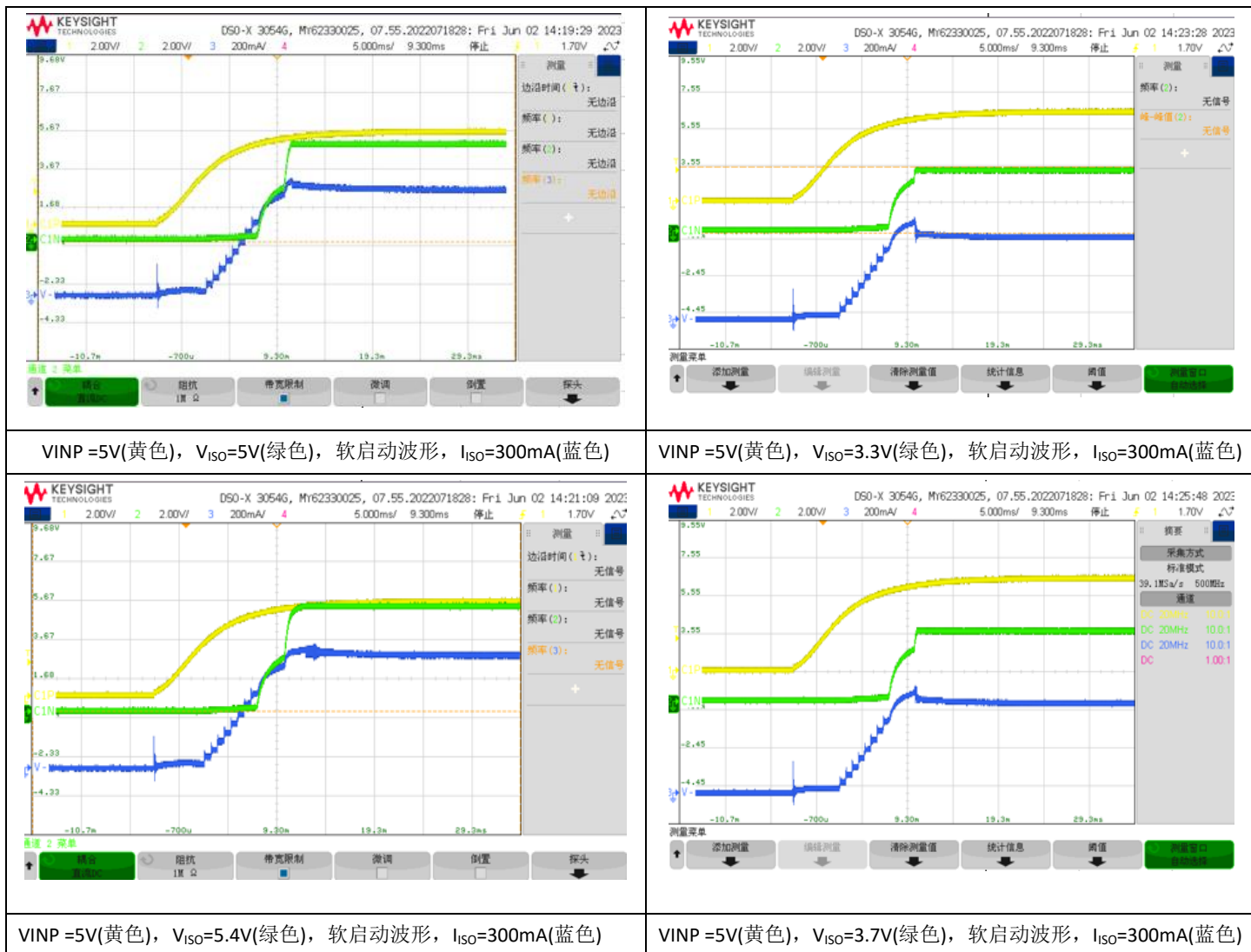
参数		测试条件	最小值	典型值	最大值	单位
输入供电						
I_{VINP_SD}	EN 关断时输入静态电流	EN=LOW		0.5	30	μA
I_{VINP_O}	无负载时输入电流	EN=HIGH, SEL 短路到 VISO (5V 输出)		4.9	20	mA
		EN=HIGH, SEL 通过 100k Ω 接到 VISO (5.4V 输出)		5.2	20	mA
		EN=HIGH, SEL 短路到 GNDS (3.3V 输出)		4.1	20	mA
		EN=HIGH, SEL 通过 100k Ω 接到 GNDS (3.7V 输出)		4.3	20	mA
I_{VINP_SC}	VISO 输出短路时的输入电流平均值	VISO 脚短路到 GNDS		77	125	mA
V_{UVLO+}	电源上升过程的欠压保护阈值			2.7	3	V
V_{UVLO-}	电源下降过程的欠压保护阈值		2.1	2.3		V
$V_{HYS(UVLO)}$	电源欠压保护阈值迟滞			0.4	0.6	V
逻辑管脚特性						
V_{IH_EN}	EN 输入高电平		0.7 V_{INP}			V
V_{IL_EN}	EN 输入低电平			0.3 V_{INP}		V
I_{EN}	EN 输入电流	$V_{INP}=5V$, $V_{EN}=5V$		10	20	μA
隔离 DC-DC 转换器						
VISO	隔离输出电压	SEL 接至 VISO(5V 输出), $I_{ISO}=150mA$	4.75	5.0	5.25	V
		SEL 通过 100k Ω 接至 VISO(5.4V 输出), $I_{ISO}=150mA$	5.13	5.4	5.67	
		SEL 接至 GNDS(3.3V 输出), $I_{ISO}=200mA$	3.13	3.3	3.47	
		SEL 通过 100k Ω 接至 VISO(3.7V 输出), $I_{ISO}=200mA$	3.51	3.7	3.89	
I_{LOAD_MAX}	最大带载能力	SEL 接至 VISO(5V 输出)	240	300		mA
		SEL 通过 100k Ω 接至 VISO(5.4V 输出)	240	300		
		SEL 接至 GNDS(3.3V 输出)	320	400		
		SEL 通过 100k Ω 接至 VISO(3.7V 输出)	320	400		
$V_{ISO(RIP)}$	输出隔离电压纹波 (峰峰值)	20MHz 带宽, SEL 短路到 VISO (5V 输入, 5V 或 5.4V 输出), $I_{ISO}=150mA$		65		mV
		20MHz 带宽, SEL 短路到 GNDS (5V 输入, 3.3V 或 3.7V 输出), $I_{ISO}=200mA$		55		
$V_{ISO(LINE)}$	直流线性调整率	SEL 短路到 VISO (5V 输入, 5V 或 5.4V 输出), $I_{ISO}=150mA$, $V_{INP}=4.5V$ to $5.5V$		4	20	mV/V
		SEL 短路到 GNDS (5V 输入, 3.3V 或 3.7V 输出), $I_{ISO}=200mA$, $V_{INP}=4.5V$ to $5.5V$		4	20	
$V_{ISO(LOAD)}$	直流负载调整率	SEL 短路到 VISO (5V 输入, 5V 或 5.4V 输出), $I_{ISO}=0mA$ to $240mA$		0.5%	2%	
		SEL 短路到 GNDS (5V 输入, 3.3V 或 3.7V 输出), $I_{ISO}=0mA$ to $320mA$		0.5%	2%	
EFF	最大负载电流时的效率	$I_{ISO}=300mA$, $C_{LOAD}=0.1\mu F 10\mu F$; VISO=5V, 5.4V		60%		
		$I_{ISO}=300mA$, $C_{LOAD}=0.1\mu F 10\mu F$; VISO=3.3V, 3.7V		50%		
CMTI	共模瞬变抗扰度	GNDS VS GNDS 的斜率, $V_{CM}=1200V_{RMS}$	± 150			kV/ μs
t_{RISE}	VISO 上升时间	10%-90% VISO=3.3V, 3.7V, 5.0V, 5.4V		1		ms
动态负载过冲		10%和 90%负载跳变, 上升斜率 10mA/us; 测量两种负载下输出电压的波峰的差值。		100		mV
动态负载恢复时间				5		μs

7.9 潮敏等级

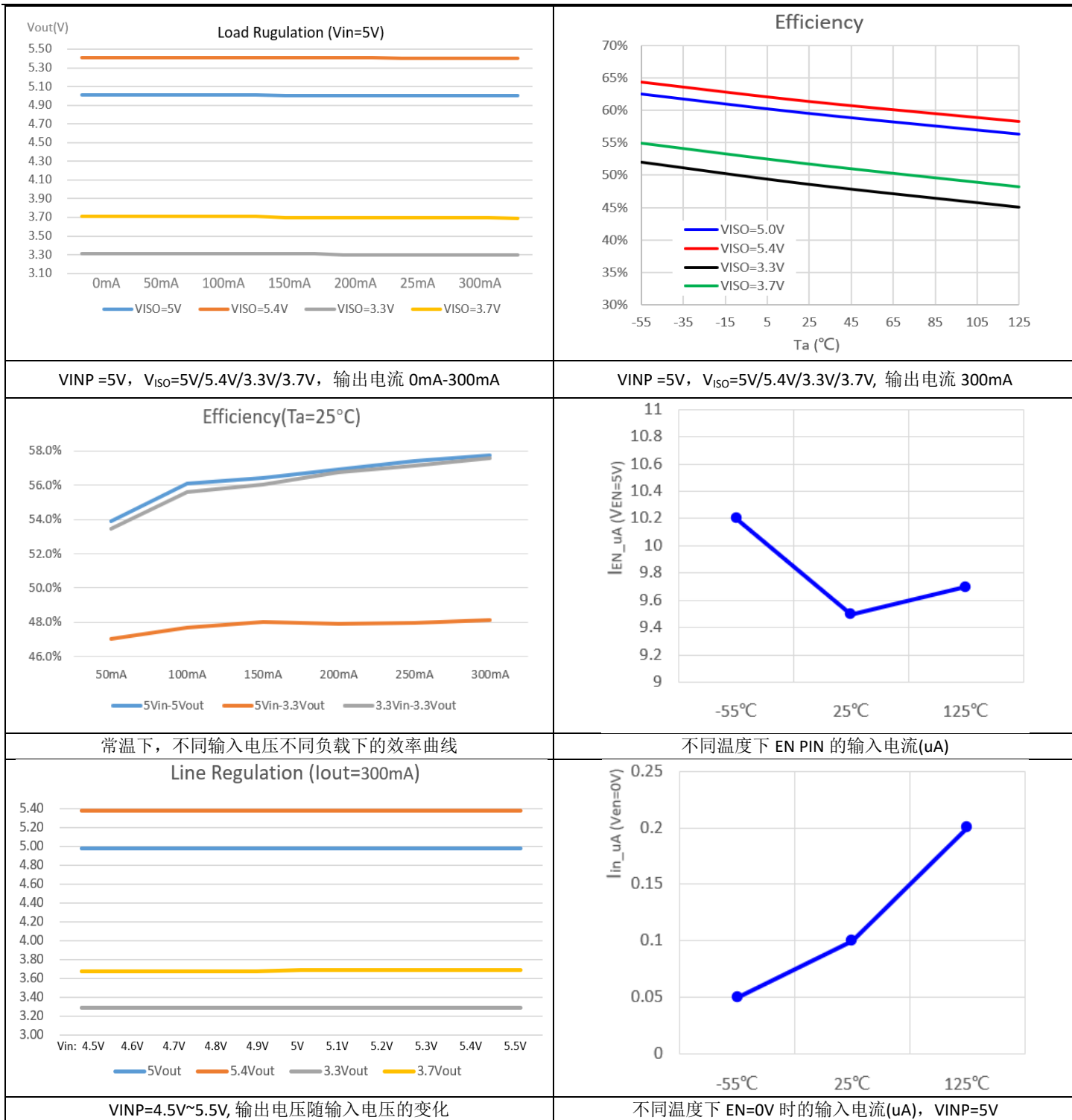
参数	标准	等级
潮敏等级	IPC/JEDEC J-STD-020D.1	MSL 3

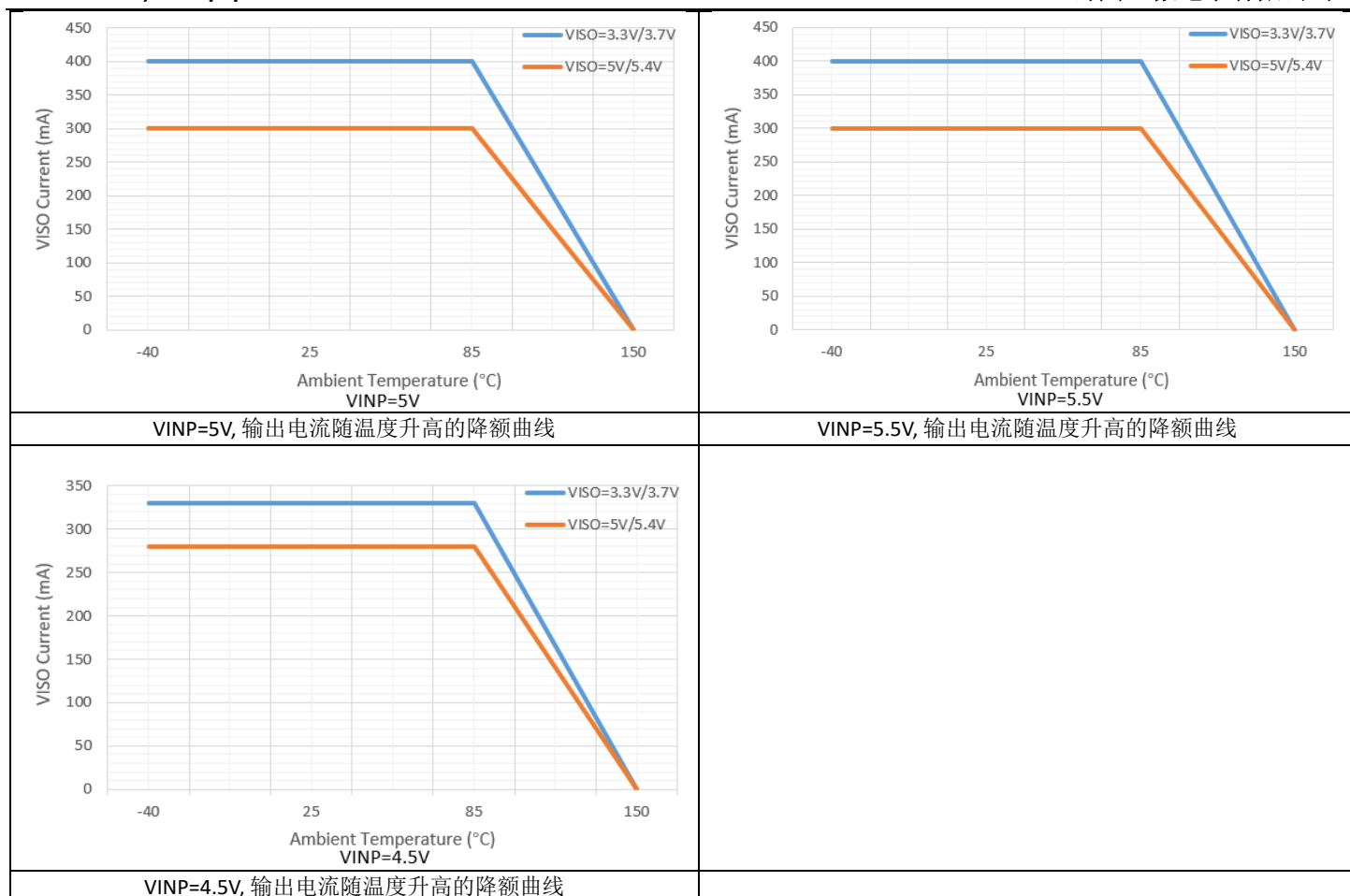
8 典型波形和曲线图

8.1 电性波形及曲线









9 详细说明

9.1 工作原理

CA-IS3115AW-Q1 是一款支持 5.0kVrms 隔离耐压的 DC-DC 转换器芯片，集成片上变压器，能够高效率传输最大 1.5W 功率到副边侧 VISO 输出。CA-IS3115AW-Q1 产品的功能框图如图 9-1 所示。

该芯片采用特有的隔离控制架构，能够快速响应负载变化，并且精确调节输出电压。VINP 电源供电给一个振荡电路，该电路将能量传输给一个高 Q 值的片上变压器，该变压器具有高效率 and 低辐射性能。根据 SEL 引脚的设置，传递到副边侧的能量被调节成 5V/5.4V/3.3V/3.7V 的输出电压。副边侧(VISO)控制器将 PWM 控制信号通过一个专用的隔离数据通道传递给原边，原边侧控制电路依据副边侧电路反馈的 PWM 信号调节传输能量。VINP 和 VISO 电源上都具备带迟滞的欠压锁定(UVLO)保护，保证了系统在噪声条件下的良好性能。内置的软启动电路确保了不会出现浪涌电流和输出电压过冲。

CA-IS3115AW-Q1 内置短路保护功能。当输出电压 VISO 短路到地后，芯片进入 Hiccup(打嗝)模式，表现为芯片输出关闭后每隔一段时间尝试软起动上电，不断循环，直到短路故障解除，输出自动软起动恢复正常。

CA-IS3115AW-Q1 内置过温保护功能。芯片结温超过 175℃时，芯片会关闭 VISO 输出，直到温度降低到 150℃以下。

9.2 功能框图

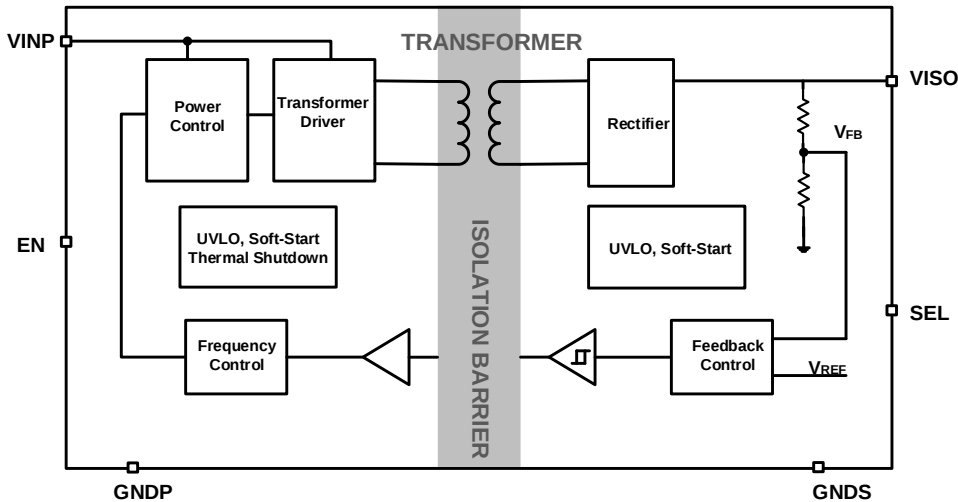


图 9-1 芯片功能框图

通过 EN 管脚可以控制输出端是否有电压，当 EN 为低电平时，输出为 0V；当 EN 为高电平时，通过 SEL 管脚的接线方式，输出电压有 5V、5.4V、3.3V、3.7V 等 4 种选项。需要注意的是，芯片仅在 VISO 上电至约 2.5V 时检测 SEL 引脚的配置，进而确定输出电压。在 VISO 上电完成后，SEL 引脚的配置改变不再影响输出电压值。表 9-1 为 CA-IS3115AW-Q1 输出电压真值表。

表 9-1 输出电压真值表

EN	SEL	VISO Output
HIGH	短接到 VISO	5V
HIGH	通过 100kΩ 电阻接至 VISO	5.4V
HIGH	短接到 GNDS	3.3V
HIGH	通过 100kΩ 电阻接至 GNDS	3.7V
HIGH	OPEN ¹	不支持
LOW	X	0V

1. 应用时不推荐将 SEL 引脚悬空。

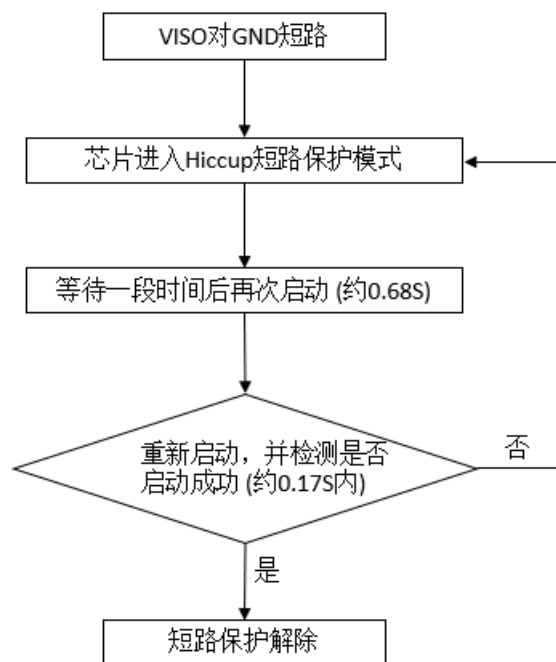
9.3 Hiccup 工作模式

当 CA-IS3115AW-Q1 芯片长时间没有接收到来自副边的信号时，芯片原边会自动进入 Hiccup 工作模式。出现此种情况的可能原因为：

1. 芯片副边输出电压 VISO 短路到 GNDS，即短路故障；
2. 芯片副边出现过流故障，使得芯片输出电压 VISO 低于了副边欠压保护阈值（下降阈值约 2.3V）。

出现以上情况后，CA-IS3115AW-Q1 的 Hiccup 短路保护模式可以防止芯片因长时间过流而损坏。在此模式下，芯片原边会暂时关闭能量传输，等待一段时间（约 0.68s）后再次尝试启动。重新启动会持续一段时间（约 0.17s），如果在此时间内芯片原边仍无法检测到副边信号，则认为故障仍然存在，芯片会再次关闭能量传输，保持 Hiccup 工作模式（Hiccup 周期约 $0.68+0.17=0.85s$ ）；如果在此时间内芯片原边检测到了副边信号，则认为故障已经清除，VISO 已经达到了预期的电压，芯片恢复正常工作，从 Hiccup 工作模式中退出。

一个简易的流程图如下（以短路故障为例）：



10 典型应用

CA-IS3115AW-Q1 芯片只需要在外部接上适当的储能电容就可以工作，电容放置在尽可能靠近芯片管脚的位置。图 10-1 显示了 CA-IS3115AW-Q1 芯片的典型应用。

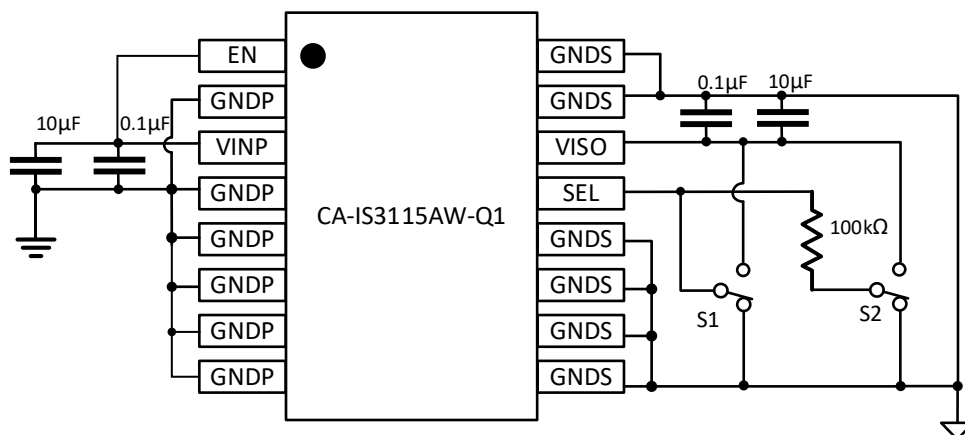


图 10-1 CA-IS3115AW-Q1 典型应用电路

11 PCB 布板建议

芯片下方隔离带内建议不要有任何电源或信号走线，以免降低隔离强度。建议在 VINP 与 GNDP、VISO 与 GNDs 之间外接 10µF 和 0.1µF 的去耦电容，且电容应紧靠芯片 PIN 脚放置，距离控制在 2mm 以内。PCB 板上输入、输出电容和芯片必须放在同一层。所有 GNDP, GNDs 引脚相连且大面积铺铜以加强散热并缩小高频环路。条件允许建议采用 4 层板，增加内部地层加强散热同时能屏蔽电磁辐射有助于改善 EMI。部分 PCB 走线如图 11-1 所示。

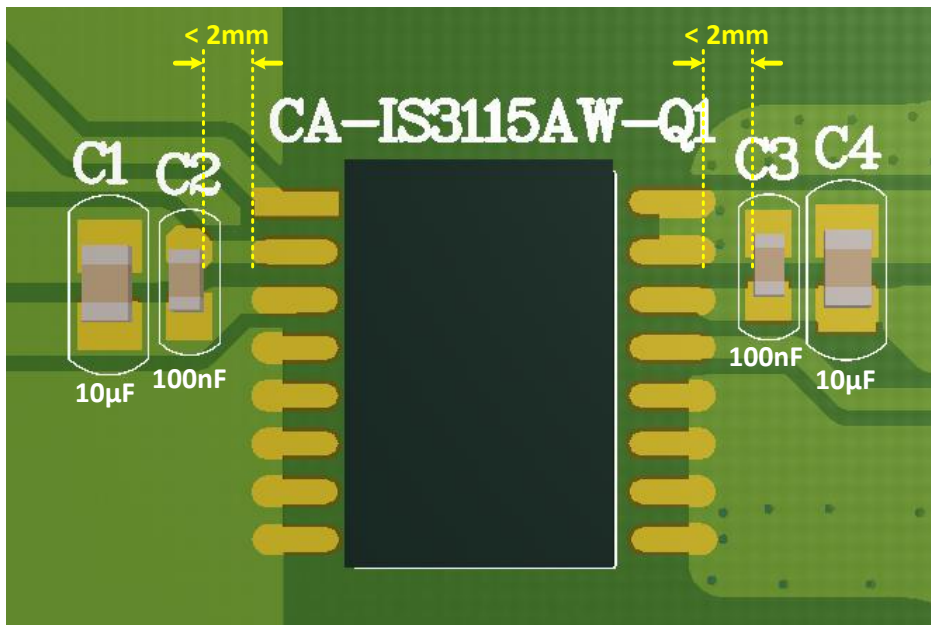
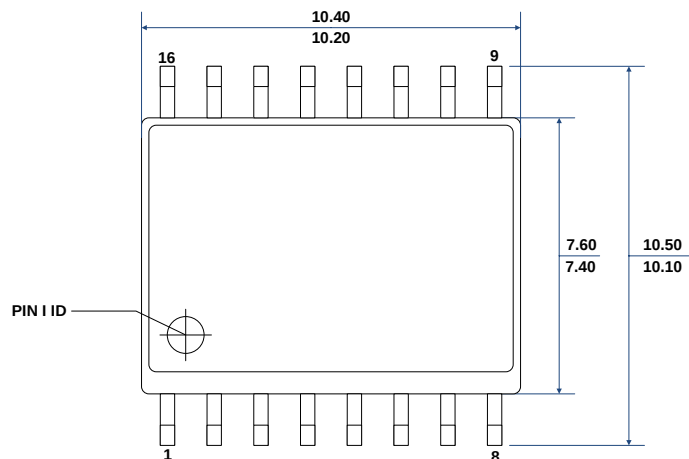


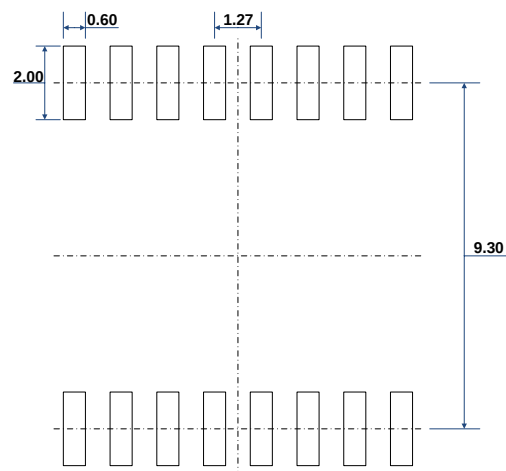
图 11-1 推荐电源部分 PCB 走线

12 封装信息

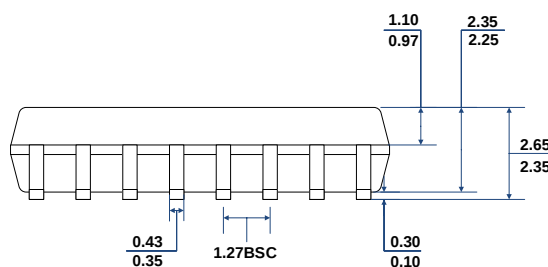
下图说明了 CA-IS3115AW-Q1 隔离 DC-DC 采用的 SOIC16-WB 宽体封装大小尺寸图和建议焊盘尺寸图，尺寸以毫米为单位。



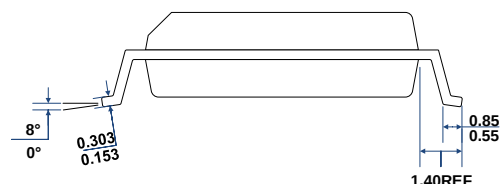
TOP VIEW



RECOMMENDED LAND PATTERN



FRONT VIEW



LEFT-SIDE VIEW

13 焊接信息

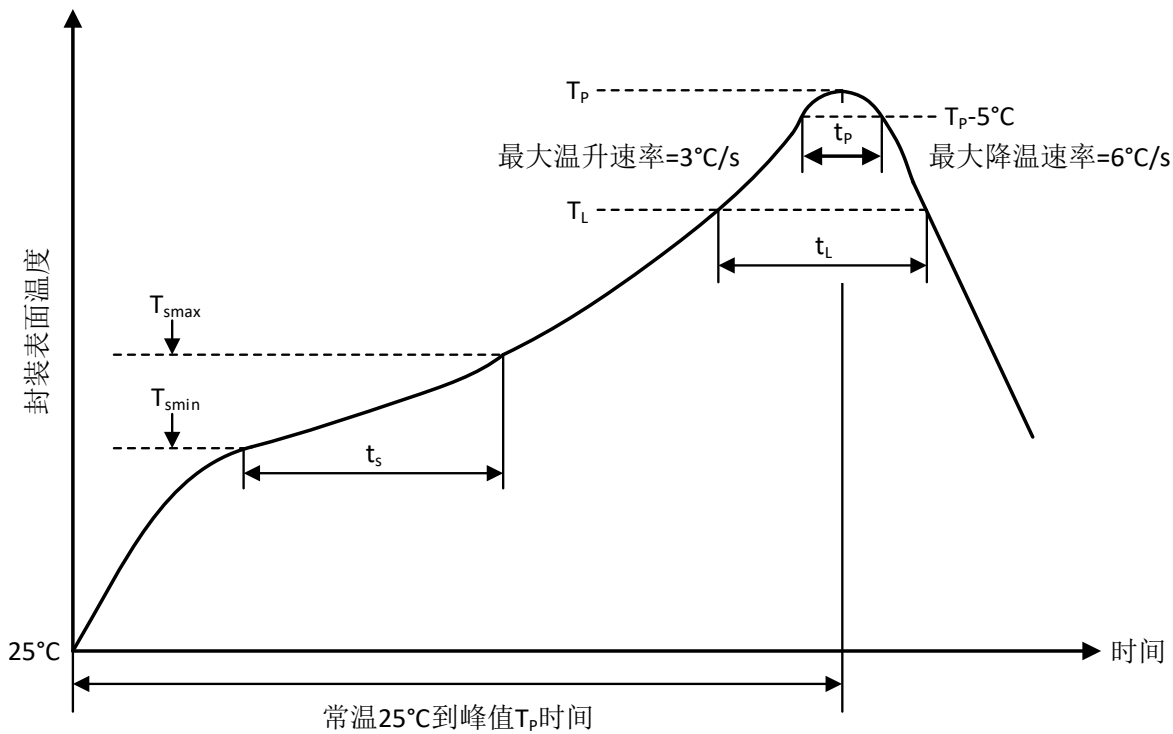


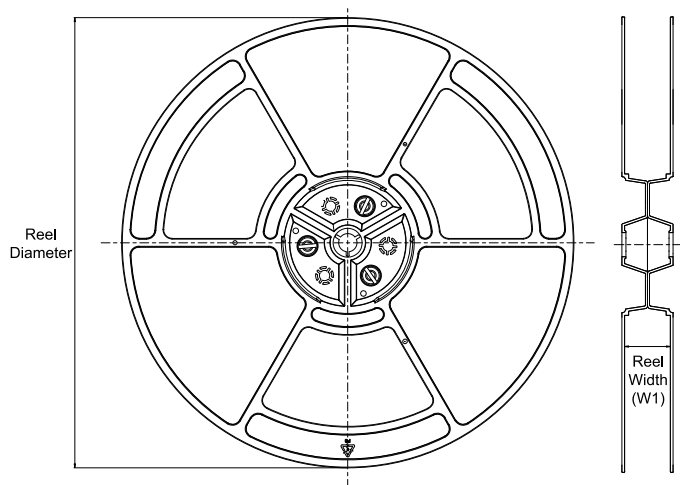
图 13- 1 焊接温度曲线

表 13- 1 焊接温度参数

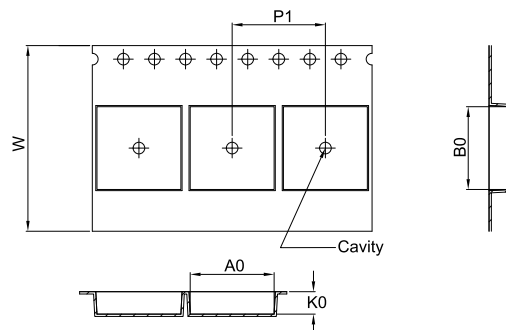
简要说明	无铅焊接
升温速率（TL=217°C 至峰值 TP）	最大 3°C/s
Tsmin=150°C 到 Tsmmax=200°C 预热时间 ts	60~120 秒
温度保持 217°C 以上时间 tL	60~150 秒
峰值温度 TP	260°C
小于峰值温度 5°C 以内时间 tp	最长 30 秒
降温速率（峰值 TP 至 TL=217°C）	最大 6°C/s
常温 25°C 到峰值温度 TP 时间	最长 8 分钟

14 编带信息

REEL DIMENSIONS

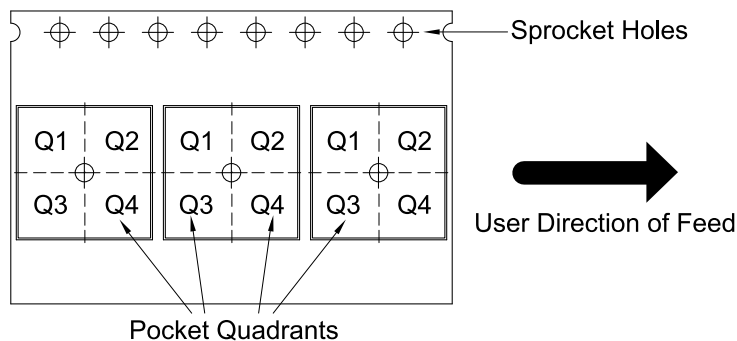


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IS3115AW-Q1	SOIC	W	16	1000	330	16.4	10.8	10.7	2.9	12.0	24.0	Q1

15 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>