

CA-IF43232E 具有±15kV ESD 保护等级、支持 3V 到 5.5V 的双通道 RS-232 收发器

1. 产品特性

- 满足或者超过 TIA/EIA-232-F 和 ITU V.28 标准的要求
- 总线引脚 RINx 和 DOUTx 的 ESD 保护等级：
 - ±15kV HBM ESD
 - ±8kV IEC 61000-4-2 接触放电
 - ±15kV IEC 61000-4-2 空气放电
- 集成电平转换功能，支持 3V 到 5.5V 的 VCC 电压
- 双通道驱动器和双通道接收器
- 最大数据速率：250kbps
- 低电源电流：1mA（典型值）
- 双路电荷泵外接 4 个 0.1μF 电容
- 接受 5V 逻辑输入和 3.3V 的 VCC 供电配置
- 扩展工业工作温度范围：-40°C 至 125°C

2. 应用

- 有线网络
- 数据中心和企业级计算
- 电池供电型系统
- 电脑
- 打印机

3. 概述

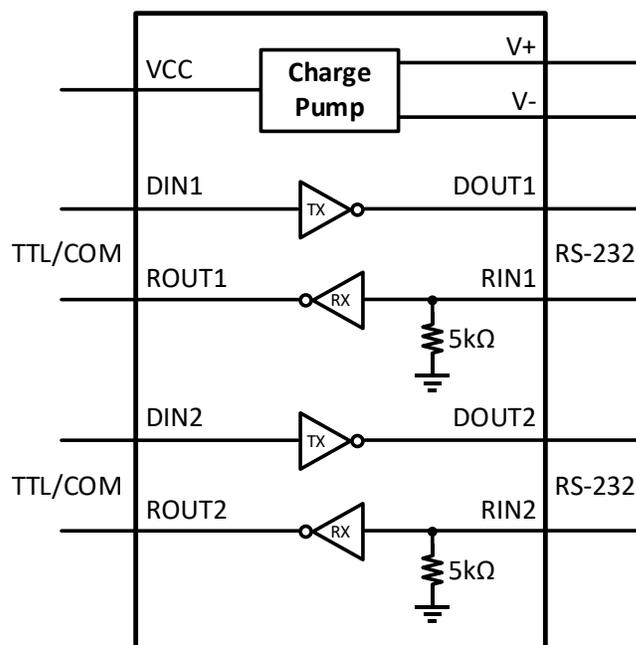
CA-IF43232E 器件由两个线路驱动器、两个线路接收器和一个双路电荷泵电路组成，该器件符合 TIA/EIA-232-F 标准的要求，能在异步通信控制器与串行端口连接器之间提供电气接口。器件支持 3V 到 5.5V 的单电源供电，内部电荷泵需要外接四个小型电容。CA-IF43232E 器件支持最高 250kbps 的数据速率，驱动器输出（DOUT1/DOUT2）压摆率最大值为 30V/μs。

CA-IF43232E 器件提供标准 SOIC16 窄体封装和小型化 TSSOP16 封装，支持 -40°C 至 125°C 的扩展工业工作温度范围。

表 3-1 器件信息

零件号	封装	封装尺寸 (标称值)
CA-IF43232EN	SOIC16-NB (N)	10.0mm × 3.9mm
CA-IF43232ETB	TSSOP16 (TB)	5mm × 4.4mm

简化原理图



4. 订购指南

表 4-1 有效订购零件编号

型号	通道数	速率 (kbps)	封装
CA-IF43232EN	2	250	SOIC16-NB (N)
CA-IF43232ETB	2	250	TSSOP16 (TB)

目录

1. 产品特性.....	1	7.6. 时序特性	7
2. 应用	1	8. 参数测量信息	8
3. 概述	1	9. 详细说明	9
4. 订购指南	2	9.1. 器件特征说明	9
5. 修订记录.....	3	9.2. 器件功能模式	9
6. 引脚功能描述	4	10. 应用信息	10
7. 产品规格.....	5	11. 封装信息.....	11
7.1. 绝对最大额定值 ¹	5	11.1. SOIC16-NB 外形尺寸	11
7.2. ESD 额定值	5	11.2. TSSOP16 外形尺寸	12
7.3. 建议工作条件.....	5	12. 焊接信息	13
7.4. 热量信息.....	5	13. 卷带信息.....	14
7.5. 电气特性.....	6	14. 重要声明.....	15

5. 修订记录

修订版本号	修订内容	修订日期	页码
Version 1.00	NA	2024/03/28	NA
Version 1.01	1. 修改驱动器和接收器 V_{IH} 和 V_{IL} 的参数描述	2024/10/17	6
	2. 更新 TSSOP16 封装的 POD, 并增加推荐焊盘尺寸图		12

6. 引脚功能描述

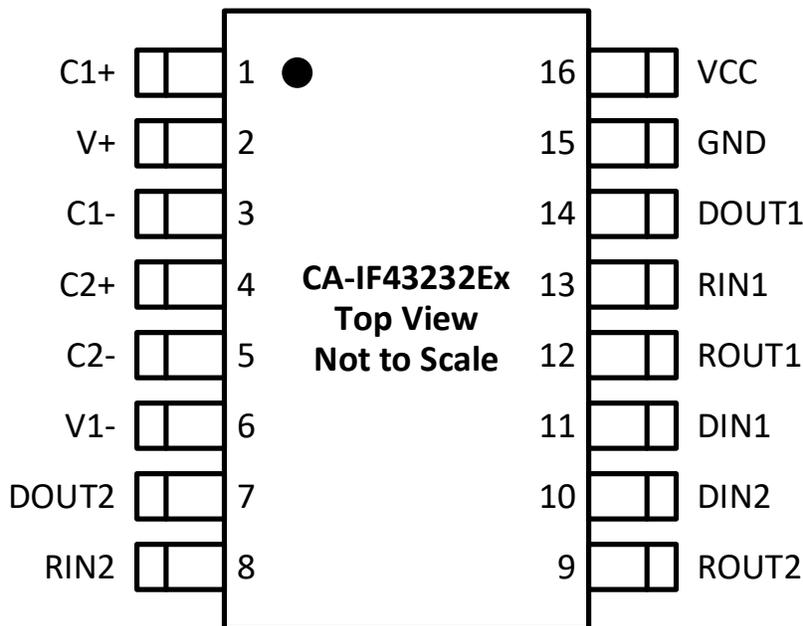


图 6-1 引脚分布图

表 6-1 引脚功能描述

引脚名称	引脚编号	类型	描述
C1+	1	输入/输出	器件内部正电荷泵电容正端，外部需要和 C1-管脚接飞电容
V+	2	输出	器件内部正电荷泵输出端，外接储能电容
C1-	3	输入/输出	器件内部正电荷泵电容负端，外部需要和 C1+管脚接飞电容
C2+	4	输入/输出	器件内部负电荷泵电容正端，外部需要和 C2-管脚接飞电容
C2-	5	输入/输出	器件内部负电荷泵电容负端，外部需要和 C2+管脚接飞电容
V-	6	输出	器件内部负电荷泵输出端，外接存储电容
DOUT2	7	输出	第二驱动器输出，RS-232 线缆侧
RIN2	8	输入	第二接收器输入，RS-232 线缆侧
ROUT2	9	输出	第二接收器输出，逻辑控制侧
DIN2	10	输入	第二驱动器输入，逻辑控制侧
DIN1	11	输入	第一驱动器输入，逻辑控制侧
ROUT1	12	输出	第一接收器输出，逻辑控制侧
RIN1	13	输入	第一接收器输入，RS-232 线缆侧
DOUT1	14	输出	第一驱动器输出，RS-232 线缆侧
GND	15	地	参考地
VCC	16	电源	供电电源

7. 产品规格

7.1. 绝对最大额定值¹

参数		最小值	最大值	单位	
VCC	电源电压 ²	-0.3	6	V	
V+	正电荷泵输出电压 ²	-0.3	7	V	
V-	负电荷泵输出电压 ²	0.3	-7	V	
(V+)-(V-)	正负电荷泵的输出电压差 ²		13	V	
V _i	输入电压	DIN1, DIN2	-0.3	6	V
		RIN1, RIN2	-25	25	V
V _o	输出电压	DOU1, DOU2	-13.2	13.2	V
		ROU1, ROU2	-0.3	V _{CC} + 0.3	V
T _j	结温		150	°C	
T _{STG}	存储温度	-65	150	°C	

备注:

1. 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。
2. 所有电压均参照地（GND）。

7.2. ESD 额定值

参数		数值	单位		
V _{ESD}	静电放电	人体模型（HBM），根据 ANSI/ESDA/JEDEC JS-001	总线引脚 RINx, DOUx	±15	kV
			其它引脚	±2	
			器件充电模型（CDM），根据 JEDEC 规范 JESD22-C101，所有引脚	±1.5	
		接触放电（Contact Discharge），根据 IEC 61000-4-2	总线引脚	±8	kV
		空气放电（Air-gap Discharge），根据 IEC 61000-4-2	RINx, DOUx ^{1,2}	±15	

备注:

1. 在 VCC 和 GND 之间至少需要 1μF 的电容以满足 IEC 61000-4-2 的额定值；
2. 在 DOUx 对 GND 接 150pF 电容的条件下以满足 IEC 61000-4-2 的额定值。

7.3. 建议工作条件

参数		最小值	典型值	最大值	单位	
VCC	电源电压，参照 GND	VCC = 3.3V	3.0	3.3	3.6	V
		VCC = 5V	4.5	5.0	5.5	
V _i	RINx 引脚输入电压	-25		25	V	
1/t _{UI}	数据速率			250	kbps	
T _A	工作环境温度	-40		125	°C	
T _j	结温	-40		150	°C	

7.4. 热量信息

热量参数		封装形式		单位
		SOIC16-NB (N)	TSSOP16 (TB)	
R _{θJA}	器件结到环境的热阻	96.2	115	°C/W

7.5. 电气特性

除非有额外说明，本表格数据均为建议工作条件下的测试结果。所有典型值均在 25°C 且电源电压为 VCC = 5V 的情况下进行（除非有额外说明）。

参数		测试条件	最小值	典型值	最大值	单位
电流						
I _{CC}	供电电流 ¹	无负载, VCC = 3.3V 或 5V		1	2	mA
驱动器						
V _{IH}	DINx 高电平输入电压	VCC = 3.3V	2		5.5	V
V _{IL}	DINx 低电平输入电压		0		0.8	V
V _{IH}	DINx 高电平输入电压	VCC = 5V	2.4		5.5	V
V _{IL}	DINx 低电平输入电压		0		0.8	V
I _{IH}	DINx 输入高电平漏电流	DINx = VCC		±0.01	±1	μA
I _{IL}	DINx 输入低电平漏电流	DINx = GND		±0.01	±1	μA
V _{OH}	DOUTx 输出逻辑高电平	DOUTx 对 GND 接 3kΩ 电阻, DINx 接 GND	5	5.4		V
V _{OL}	DOUTx 输出逻辑低电平	DOUTx 对 GND 接 3kΩ 电阻, DINx 接 VCC	-5	-5.4		V
I _{OS}	DOUTx 输出短路电流	VCC = 3.6V, DOUTx 接 GND, 测试 DOUTx 的电流有效值		±35	±60	mA
		VCC = 5.5V, DOUTx 接 GND, 测试 DOUTx 的电流有效值				
R _O	DOUTx 输出电阻	VCC, V+ = V- = 0V, V _O = ±2V	300	3M		Ω
接收器						
V _{OH}	ROUTx 输出电压逻辑高电平	I _{OH} = -1mA	VCC - 0.6	VCC - 0.1		V
V _{OL}	ROUTx 输出电压逻辑低电平	I _{OL} = 1.6mA		0.15	0.4	V
V _{IH}	RINx 输入高电平阈值	VCC = 3.3V		1.6	2.2	V
		VCC = 5V		1.9	2.4	
V _{IL}	RINx 输入低电平阈值	VCC = 3.3V	0.6	1.1		V
		VCC = 5V	0.8	1.4		
V _{hys}	RINx 输入迟滞 (V _{IH} - V _{IL})			0.5		V
R _I	RINx 输入电阻	V _I = ±3V 到 ±25V	3	5	7	kΩ
备注:						
1. 按照应用信息中的推荐电容配置进行测试。						

7.6. 时序特性

除非有额外说明，本表格数据均为建议工作条件下的测试结果。所有典型值均在 25°C 且电源电压为 VCC = 5V 的情况下进行（除非有额外说明）。

参数	测试条件	最小值	典型值	最大值	单位
驱动器					
t _{DPLH} 驱动传播延迟（由低到高）	R _L = 7kΩ, C _L = 150pF, VCC = 3.3V, 见图 8-1		380		ns
	R _L = 3kΩ, C _L = 1000pF, VCC = 3.3V, 见图 8-1		680		
t _{DPHL} 驱动传播延迟（由高到低）	R _L = 7kΩ, C _L = 150pF, VCC = 3.3V, 见图 8-1		620		ns
	R _L = 3kΩ, C _L = 1000pF, VCC = 3.3V, 见图 8-1		1080		
t _{sk(p)} 脉冲偏差 t _{DPLH} - t _{DPHL} ¹	R _L = 3kΩ, C _L = 1000pF, VCC = 3.3V, 见图 8-1		400		ns
SR(t _f /t _r) 输出压摆率	R _L = 3kΩ 到 7kΩ, C _L = 150pF 到 1000pF, VCC = 3.3V, 见图 8-2	6	12	30	V/μs
	R _L = 3kΩ 到 7kΩ, C _L = 150pF 到 2500pF, VCC = 3.3V, 见图 8-2	4	7	30	
接收器					
t _{RPLH} 接收传播延迟（由低到高）	C _L = 150pF, 见图 8-3		150		ns
t _{RPHL} 接收传播延迟（由高到低）			150		ns
t _{sk(p)} 脉冲偏差 t _{RPLH} - t _{RPHL} ¹			5		ns
备注:					
1. 针对同一器件的同一通道。					

8. 参数测量信息

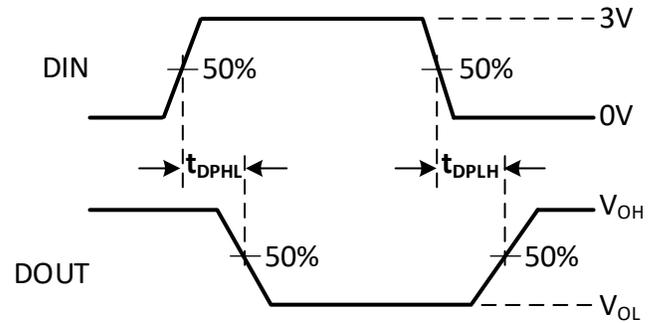
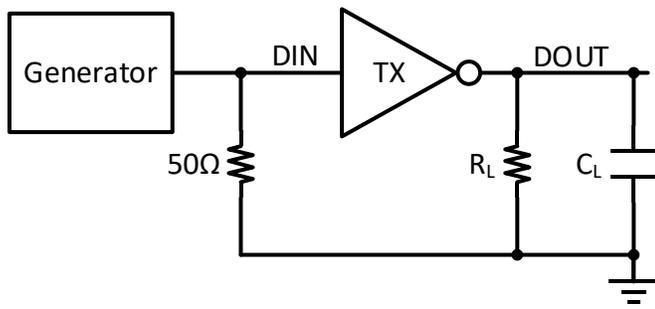


图 8-1 驱动器传播延迟时间

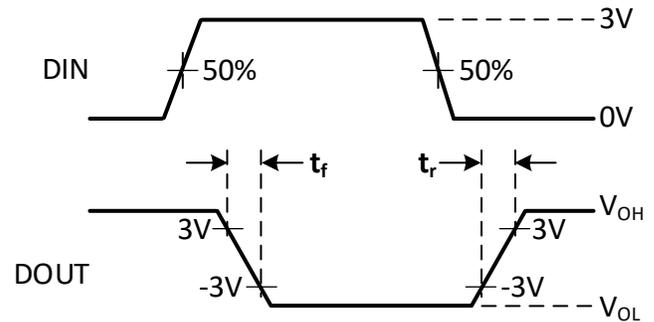
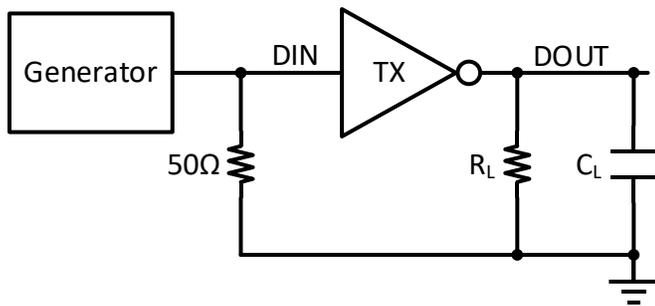


图 8-2 驱动器输出上升/下降时间

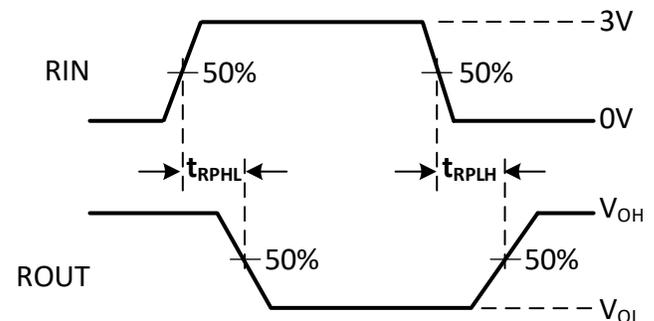
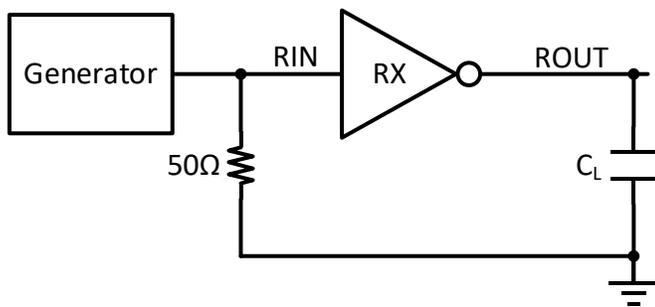


图 8-3 接收器传播延迟时间

- 备注:
1. 信号发生器产生输入信号具有以下约束条件: 波特率 $\leq 250\text{kbps}$, 占空比 50%, $t_r \leq 10\text{ns}$, $t_f \leq 10\text{ns}$ 。由于信号发生器的输出阻抗 $Z_{out} = 50\Omega$, 图中的 50Ω 电阻是用来匹配, 在实际应用中不需要;
 2. C_L 包含探头和杂散电容。由于负载电容会影响输出上升/下降时间, 因此它是时序特性测量的关键因素。

9. 详细说明

9.1. 器件特征说明

CA-IF43232E 符合 EIA/TIA-232-F 标准的要求，在 UART 和串行端口之间提供电平转换。器件内部包括两路驱动器、两路接收器和两路电荷泵。

CA-IF43232E 的驱动器将 TTL 逻辑电平转换为与 EIA/TIA-232 标准相兼容的电平。驱动器的输入端 DINx 内部无上下拉电阻，在不使用该驱动器时请将 DINx 短接至 GND 或者 VCC，禁止悬空。

CA-IF43232E 有两个独立的接收器，可将 RS-232 信号转换成逻辑电平。接收器的输入端 RINx 内部有典型值为 5kΩ 的下拉电阻，若 RINx 引脚悬空，对应的 ROUTx 输出高电平。

9.2. 器件功能模式

驱动器的真值表如表 9-1 所示，接收器的真值表如表 9-2 所示，逻辑框图如图 9-1 所示。

表 9-1 驱动器真值表¹

输入	输出
DINx ²	DOUTx
L	H
H	L

备注:

1. H=高电平, L=低电平;
2. DINx 输入禁止悬空。

表 9-2 接收器真值表¹

输入	输出
RINx ²	ROUTx
L	H
H	L
Open	H

备注:

1. H=高电平, L=低电平, Open=开路;
2. RINx 引脚内部下拉至 GND。

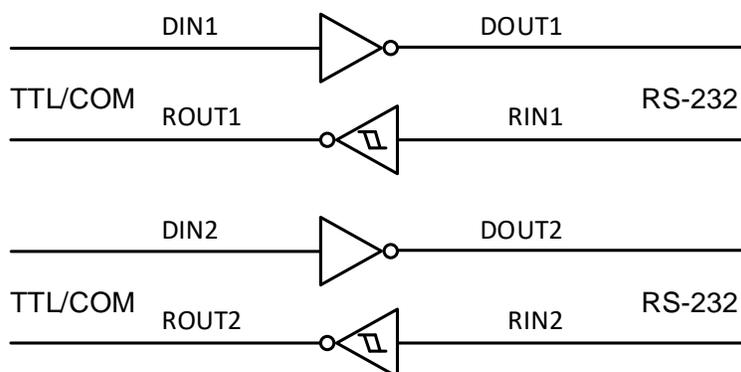


图 9-1 驱动器和接收器逻辑框图

10. 应用信息

ROUTx 和 DINx 和 UART 或者低压控制器的逻辑线相连，RINx 和 DOUTx 和 RS-232 连接器或者线缆相连，典型应用如图 10-1 所示。

CA-IF43232E 内部有两路电荷泵来支持器件的电平转换工作，双电荷泵在 3.0~5.5V 范围内提供+5.4V 和-5.4V 的输出电压（V+ 和 V-），每路电荷泵分别需一个飞电容（C1/C2）和一个储能电容（C3/C4）来产生稳定的 V+ 和 V- 电源。

当 VCC 电压为 3.3V 时，C1~C4 的选取范围是 0.1~1μF，推荐值为 0.1μF。当 VCC 电压为 5V 时，C1 的选取范围是 0.047~1μF，推荐值 0.1μF，C2~C4 的选取范围是 0.1~2.2μF，推荐值 1μF。

保持外部电容尽量靠近器件引脚，相关的走线应该尽可能短，尤其是飞电容（C1/C2）。

驱动器输入 DINx 的电路结构和输入阈值支持 5V 逻辑输入和 3.3V 的 VCC 供电配置。

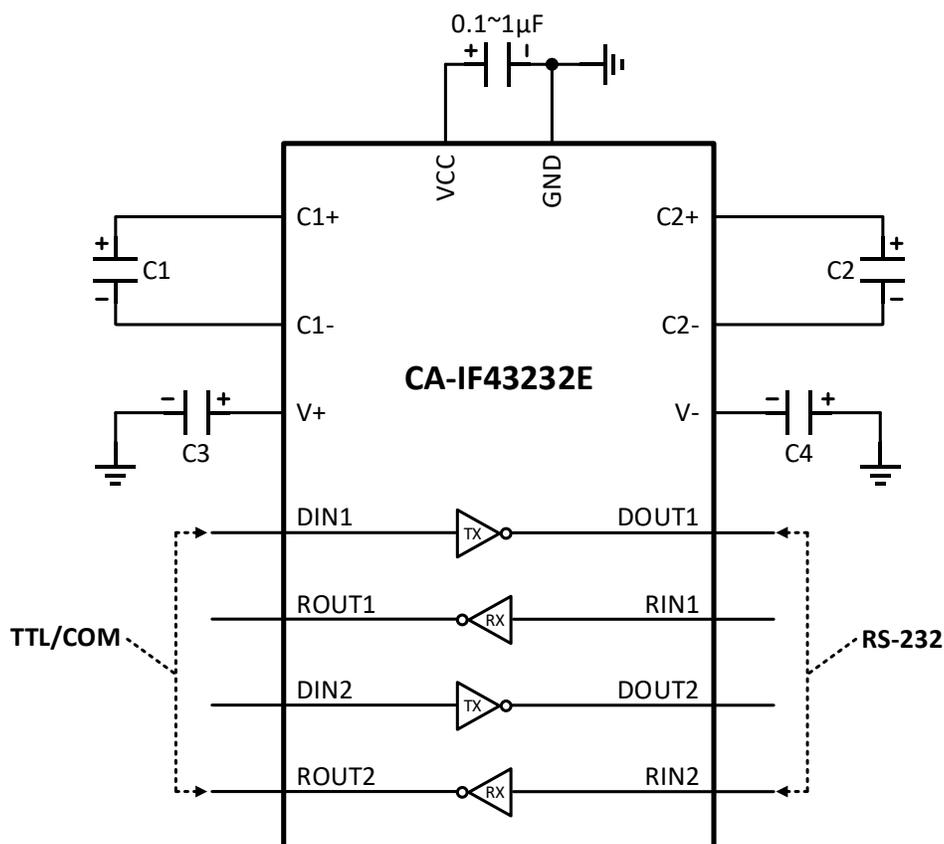


图 10-1 典型应用原理图

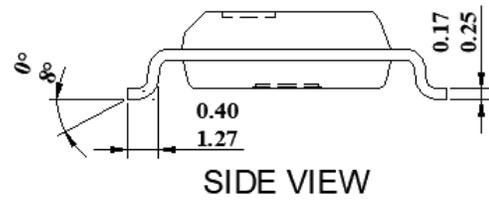
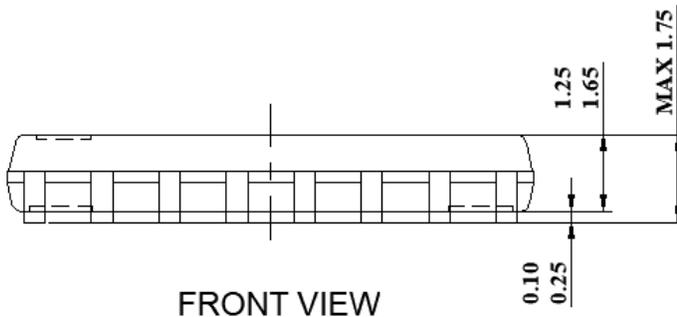
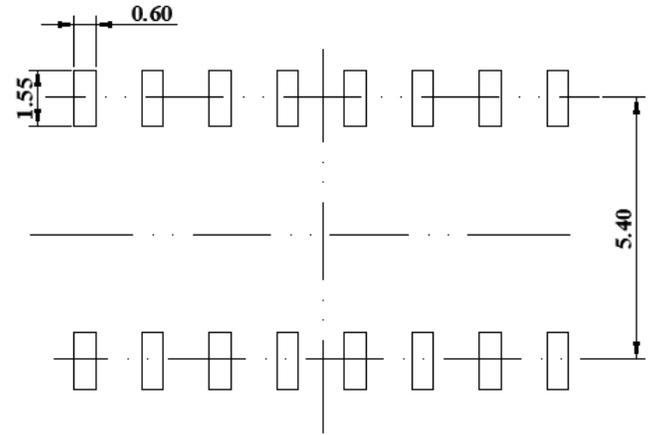
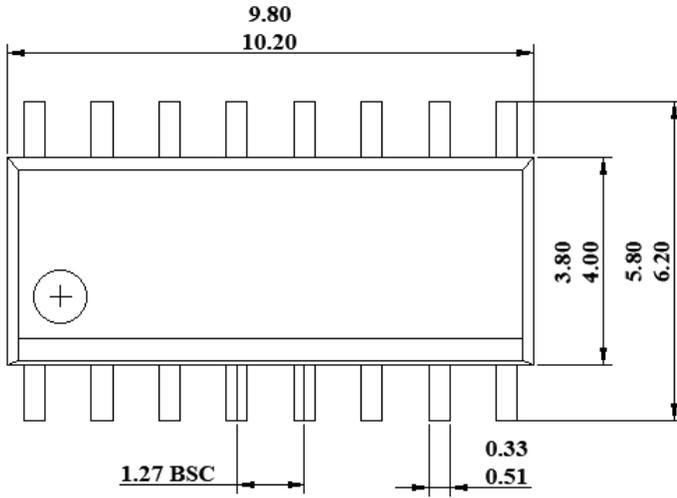
表 10-1 电荷泵电容推荐值

VCC	C1	C2, C3, C4
3~3.6V	0.1μF	0.1μF
4.5~5.5V	0.1μF	1μF

11. 封装信息

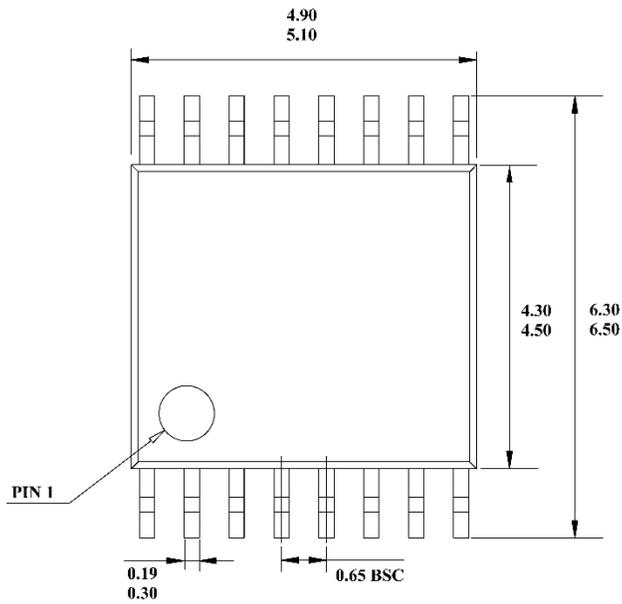
11.1. SOIC16-NB 外形尺寸

图中尺寸参数除角度外以毫米为单位。

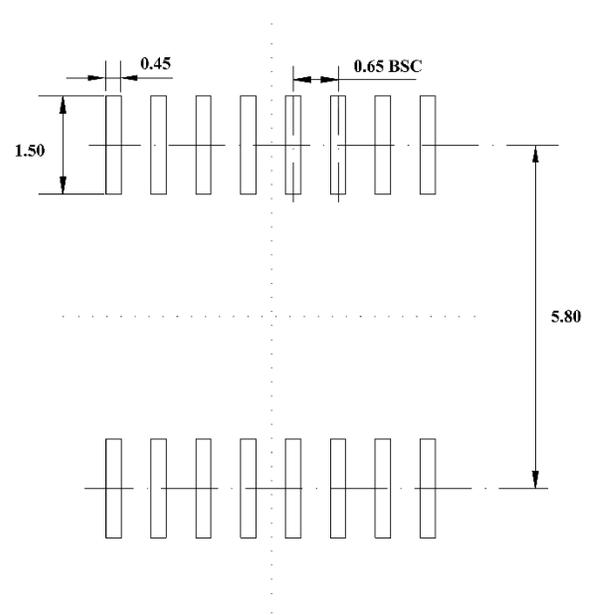


11.2. TSSOP16 外形尺寸

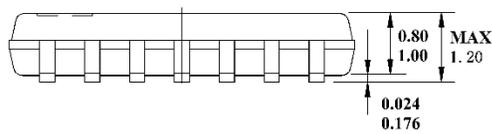
图中尺寸参数除角度外以毫米为单位。



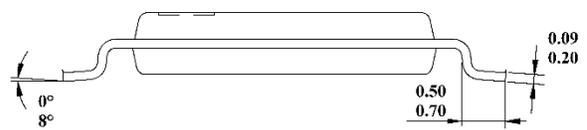
TOP VIEW



RECOMMENDED LAND PATTERN



BOTTOM VIEW



LEFT VIEW

12. 焊接信息

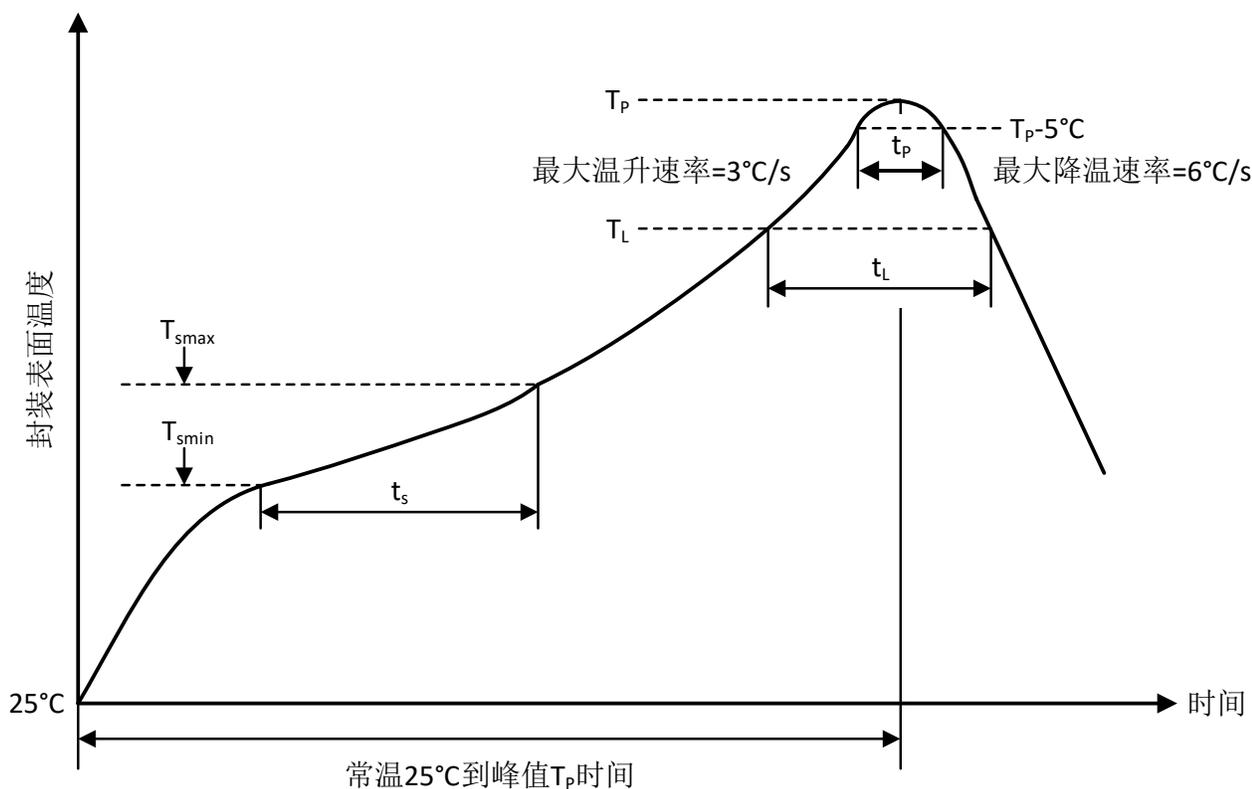


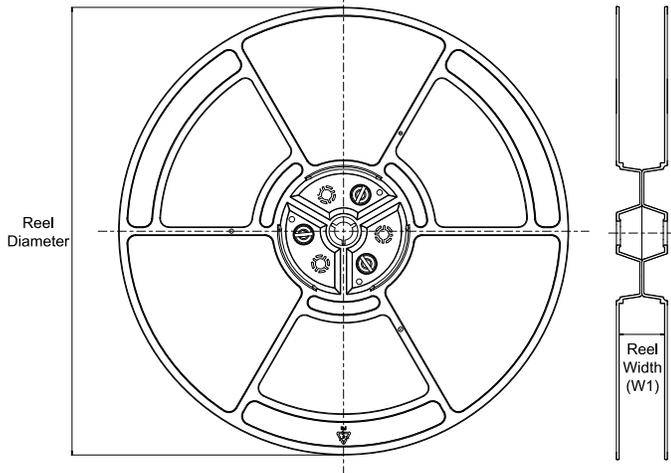
图 12-1 焊接温度曲线

表 12-1 焊接温度参数

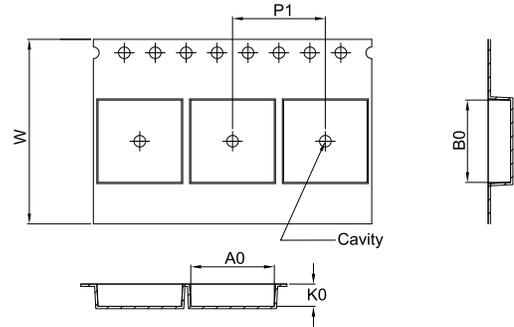
简要说明	无铅焊接
温升速率 ($T_L=217^{\circ}\text{C}$ 至峰值 T_p)	最大 3°C/s
$T_{smin}=150^{\circ}\text{C}$ 到 $T_{smax}=200^{\circ}\text{C}$ 预热时间 t_s	60~120 秒
温度保持 217°C 以上时间 t_L	60~150 秒
峰值温度 T_p	260°C
小于峰值温度 5°C 以内时间 t_p	最长 30 秒
降温速率 (峰值 T_p 至 $T_L=217^{\circ}\text{C}$)	最大 6°C/s
常温 25°C 到峰值温度 T_p 时间	最长 8 分钟

13. 卷带信息

REEL DIMENSIONS

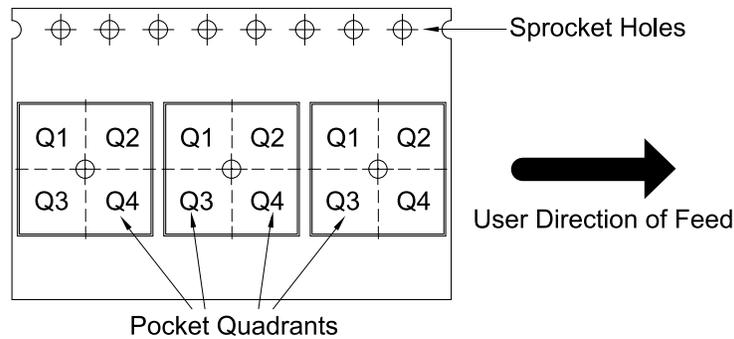


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IF43232EN	SOIC	N	16	2500	330	16.4	6.4	10.3	2.1	8.0	16.0	Q1
CA-IF43232ETB	TSSOP	TB	16	4000	330	12.4	6.8	5.4	1.5	8.0	12.0	Q1

14. 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>