

具有抑制和唤醒功能的 CA-IF1021Lx-Q1 故障保护 LIN 收发器

1. 产品特性

- 符合面向汽车应用的 AEC-Q100 标准
- 符合 LIN2.0、LIN2.1、LIN2.2、LIN2.2A 和 ISO 17987-4:2016(12V)电气物理层 (EPL) 标准
- 符合面向车辆应用的 SAE J2602-1 LIN 网络标准和面向车辆应用的 SAE J2602-2 LIN 网络标准符合性测试
- 支持 12V 应用
- 宽工作输入电压范围：
 - V_{BAT} 范围为 5.5V 至 27V
- LIN 传输数据速率高达 20kbps
- 工作模式：
 - 正常模式
 - 低功耗待机模式
 - 低功耗睡眠模式
- 支持低功耗模式唤醒：
 - 通过 LIN 总线实现远程唤醒
 - 通过 WAKE_N 引脚实现本地唤醒
 - 通过 SLP_N 引脚实现直接唤醒
- 支持 3.3V、5V 输入电平
- 集成 30k Ω LIN 上拉电阻
- 使用 INH 引脚控制系统级功耗
- 在 LIN 总线和 RXD 输出实现上电/断电无干扰运行
- 保护功能： $\pm 42V$ LIN 总线容错、42V 负载突降支持、IEC ESD 保护、 V_{BAT} 输入端上的欠压保护、TXD 显性状态超时、热关断、 V_{BAT} 未供电或 GND 断开失效防护
- 结温范围：-40°C 至 150°C
- 可提供 SOIC(8) 封装和无引线 DFN(8) 封装(3.0mm x 3.0mm)

2. 应用

- 车身电子装置和照明
- 信息娱乐系统和仪表组
- 混合动力电动汽车和动力总成系统
- 被动安全
- 电器

3. 概述

CA-IF1021Lx-Q1 是一款本地互联网络 (LIN) 收发器，LIN 是支持汽车车载网络的低速通用异步收发器 (UART) 通信协议。CA-IF1021Lx-Q1 通过 TXD 引脚控制 LIN 总线的状态，使其具备最佳压摆率和波形整形，以最大程度地减少电磁辐射 (EME)，并通过其开漏 RXD 输出引脚报告总线的状态。

CA-IF1021Lx-Q1 通过宽输入电压范围来支持 12V 应用，此外还支持低功耗睡眠模式。该器件支持通过从 LIN、WAKE_N 和 SLP_N 引脚唤醒的功能。该器件可通过 INH 引脚选择性启用节点上存在的各种电源，从而在整个系统级别减少电池电流消耗。

CA-IF1021Lx-Q1 集成了用于从节点应用和 ESD 保护的电阻器，从而减少系统应用中外部组件的数量。一旦发生接地漂移或者电源电压断开，该器件可防止反馈电流经 LIN 流向电源输入。

表 3-1 器件信息

零件号	封装	封装尺寸(标称值)
CA-IF1021LS-Q1	SOIC8(S)	4.9mm x 3.9mm
CA-IF1021LD-Q1	DFN8(D)	3mm x 3mm

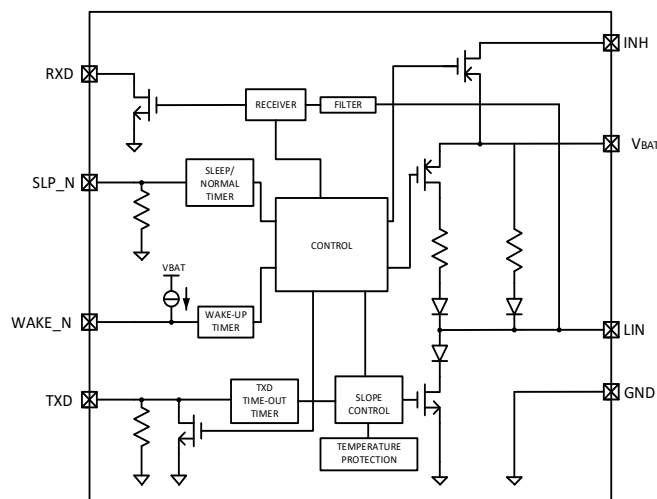


图 3-1 简化芯片结构图

4. 订购指南

表 4-1 有效订购零件编号

型号	特性	封装
CA-IF1021LS-Q1	车规级型号	SOIC8(S)
CA-IF1021LD-Q1	车规级型号	DFN8(D)

目录

1. 产品特性	1	7.5.9. 热关断	7
2. 应用	1	7.5.10. 占空比	8
3. 概述	1	7.5.11. 时序特性	8
4. 订购指南	2	8. 参数测量信息	9
5. 修订历史	3	9. 详细说明	10
6. 引脚功能描述	4	9.1. 短路保护功能	10
7. 产品规格	5	9.2. 过温保护功能	10
7.1. 绝对最大额定值	5	9.3. 显性超时功能	10
7.2. ESD 额定值	5	9.4. 工作模式	10
7.3. 建议工作条件	5	9.5. 唤醒源识别	11
7.4. 热量信息	5	9.6. 唤醒机制	11
7.5. 电气特性	6	9.7. 远程唤醒和本地唤醒	11
7.5.1. 直流特性(电源)	6	10. 应用信息	12
7.5.2. 上电复位	6	11. 封装信息	14
7.5.3. TXD 引脚	6	11.1. SOIC8 的外形尺寸	14
7.5.4. SLP_N 引脚	6	11.2. DFN8 外形尺寸	15
7.5.5. RXD 引脚	6	12. 焊接信息	16
7.5.6. WAKE_N 引脚	7	13. 包装信息	17
7.5.7. INH 引脚	7	14. 重要声明	18
7.5.8. LIN 引脚	7		

5. 修订历史

修订版本号	修订内容	页码
Preliminary	NA	NA

6. 引脚功能描述

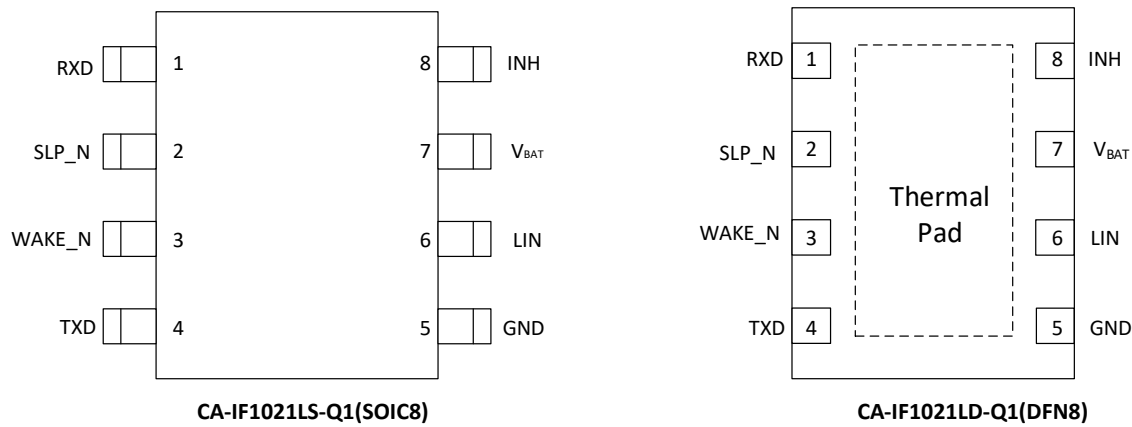


图 6-1 CA-IF1021Lx-Q1 引脚图

表 6-1 CA-IF1021Lx-Q1 引脚功能描述

引脚名称	引脚编号	类型	描述
RXD	1	输出	接收器数据输出（开漏）端口；发生唤醒事件后置为低电平
SLP_N	2	输入	使能输入端口，高电平使能器件进入正常模式，低电平使能器件进入休眠模式；复位 TXD 上的唤醒源标志和 RXD 上的唤醒请求
WAKE_N	3	输入	本地唤醒输入端口（低电平有效），下降沿触发该唤醒事件
TXD	4	输入	发送器数据输入端口；发生本地唤醒事件后输出低电平
GND ¹	5	电源	地
LIN	6	输入/输出	LIN 总线输入/输出端口
V _{BAT}	7	电源	电池电源电压
INH	8	输出	用于控制外部电源的工作状态，发生唤醒事件后置为高电平

注：1.DFN8 封装的 Thermal Pad 芯片内部接 GND，以利于散热。

7. 产品规格

7.1. 绝对最大额定值

符号	参数	测试条件	最小值	最大值	单位
V_{BAT}	电源电压	对地电位	-0.3	42	V
V_{TXD}	TXD 引脚电压	不限 I_{TXD}	-0.3	6	V
		$I_{TXD} < 500\mu A$	-0.3	7	V
V_{RXD}	RXD 引脚电压	不限 I_{RXD}	-0.3	6	V
		$I_{RXD} < 500\mu A$	-0.3	7	V
V_{SLP_N}	SLP_N 引脚电压	不限 I_{SLP_N}	-0.3	6	V
		$I_{SLP_N} < 500\mu A$	-0.3	7	V
V_{LIN}	LIN 总线电压	对地电位	-42	42	V
V_{WAKE_N}	WAKE_N 引脚电压		-0.3	42	V
I_{WAKE_N}	WAKE_N 引脚电流	仅在 $V_{WAKE_N} < V_{GND} - 0.3$ 时才相关; WAKE_N 流入到 GND 的电流大小	-15		mA
V_{INH}	INH 引脚电压		-0.3	$V_{BAT} + 0.3$	V
$I_{O(INH)}$	INH 引脚输出电流		-50	15	mA
T_J	结温		-40	150	°C
T_{STG}	存储温度		-55	150	°C

备注:

1. 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

7.2. ESD 额定值

	测试条件		数值	单位
HBM ESD	WAKE_N、LIN、 V_{BAT} 和 INH 引脚		± 8000	V
	RXD、SLP_N 和 TXD 引脚		± 8000	
CDM ESD	所有管脚		± 2000	V
System Level ESD ¹	WAKE_N、LIN 和 V_{BAT} 对 GND	IEC 61000-4-2: 不上电接触放电	± 6000	V

注: 1. V_{BAT} 对 GND 1nF, LIN 对 GND 1nF, WAKE_N pin 串连 30k Ω 电阻。

7.3. 建议工作条件

参数	最小值	最大值	单位
V_{BAT}	5.5	27	V
V_{LIN}	0	27	V
V_{LOGIC}	0	5.25	V
T_A	-40	125	°C

7.4. 热量信息

热量表		SOIC	单位
$R_{\theta JA}$	IC 结至环境的热阻	170	°C/W
$R_{\theta JC(top)}$	IC 结到壳（顶部）热阻	40	°C/W

7.5. 电气特性

在建议工作条件下，环境温度 $T_A = -40^{\circ}\text{C}$ 到 125°C 。

7.5.1. 直流特性(电源)

参数	测试条件	最小值	典型值	最大值	单位
I_{BAT} V_{BAT} 引脚电流	休眠模式: $V_{LIN}=V_{BAT}$ $V_{WAKE_N}=V_{BAT}$ $V_{TXD}=0V$ $V_{SLP_N}=0V$ $V_{BAT}=12V$	3	15	25	μA
I_{BAT} V_{BAT} 引脚电流	待机模式 (隐性): $V_{INH}=V_{BAT}$ $V_{LIN}=V_{BAT}$ $V_{WAKE_N}=V_{BAT}$ $V_{TXD}=0V$ $V_{SLP_N}=0V$	150	350	1000	μA
I_{BAT} V_{BAT} 引脚电流	待机模式 (显性): $V_{BAT}=12V$ $V_{INH}=12V$ $V_{LIN}=0V$ $V_{WAKE_N}=12V$ $V_{TXD}=0V$ $V_{SLP_N}=0V$	200	670	1200	μA
I_{BAT} V_{BAT} 引脚电流	正常模式 (隐性): $V_{INH}=V_{BAT}$ $V_{LIN}=V_{BAT}$ $V_{WAKE_N}=V_{BAT}$ $V_{TXD}=5V$ $V_{SLP_N}=5V$	200	410	1200	μA
I_{BAT} V_{BAT} 引脚电流	正常模式 (显性): $V_{BAT}=12V$ $V_{INH}=12V$ $V_{WAKE_N}=12V$ $V_{TXD}=0V$ $V_{SLP_N}=5V$	0.6	1.3	2	mA

7.5.2. 上电复位

参数	测试条件	最小值	典型值	最大值	单位
$V_{th(POR)L}$ 低电平上电复位阈值电压		1.6	3.3	3.9	V
$V_{th(POR)H}$ 高电平上电复位阈值电压		2.3	3.6	4.3	V
$V_{hys(POR)}$ 上电复位迟滞电压		0.05	0.3	1	V
$V_{th(VBAT)L}$ V_{BAT} 低电平阈值电压		3.9	4.3	4.7	V
$V_{th(VBAT)H}$ V_{BAT} 高电平阈值电压		4.2	4.5	4.9	V
$V_{hys(VBAT)}$ V_{BAT} 迟滞电压		0.05	0.3	1	V

7.5.3. TXD 引脚

参数	测试条件	最小值	典型值	最大值	单位
V_{IH} 高电平输入电压		2	-	7	V
V_{IL} 低电平输入电压		-0.3	-	0.8	V
V_{hys} 迟滞电压		50	200	400	mV
$R_{PD(TXD)}$ TXD 的下拉电阻	$V_{TXD}=5V$	140	500	1200	$\text{k}\Omega$
I_{IL} 低电平输入电流	$V_{TXD}=0V$	-5	0	5	μA
I_{OL} 低电平输出电流	本地唤醒请求; 待机模式: $V_{WAKE_N}=0V$; $V_{LIN}=V_{BAT}$; $V_{TXD}=0.4V$	1.5			mA

7.5.4. SLP_N 引脚

参数	测试条件	最小值	典型值	最大值	单位
V_{IH} 高电平输入电压		2	-	7	V
V_{IL} 低电平输入电压		-0.3	-	0.8	V
V_{hys} 迟滞电压		50	200	400	mV
$R_{PD(SLP_N)}$ SLP_N 的下拉电阻	$V_{SLP_N}=5V$	140	500	1200	$\text{k}\Omega$
I_{IL} 低电平输入电流	$V_{SLP_N}=0V$	-5	0	5	μA

7.5.5. RXD 引脚

参数	测试条件	最小值	典型值	最大值	单位
I_{OL} 低电平输出电流	正常模式: $V_{RXD}=0.4V$; $V_{LIN}=0V$	1.5			mA
I_{LH} 高电平泄露电流	正常模式: $V_{RXD}=5V$; $V_{LIN}=V_{BAT}$	-5	0	5	μA

7.5.6. WAKE_N 引脚

参数	测试条件	最小值	典型值	最大值	单位
V_{IH} 高电平输入电压		$V_{BAT}-1$		$V_{BAT}+0.3$	V
V_{IL} 低电平输入电压		-0.3		$V_{BAT}-3.3$	V
$I_{pu(L)}$ 低电平下拉电流	$V_{WAKE_N}=0V$	-30	-12	-1	μA
I_{LH} 高电平泄露电流	$V_{WAKE_N}=27V; V_{BAT}=27V;$	-5	0	5	μA

7.5.7. INH 引脚

参数	测试条件	最小值	典型值	最大值	单位
R_{SW} V_{BAT} 到 INH 之间的开启电阻	待机、正常和上电模式下: $I_{INH}=-15mA; V_{BAT}=12V$	-	20	50	Ω
I_{LH} 高电平泄露电流	休眠模式: $V_{INH}=27V; V_{BAT}=27V$	-5	-	5	μA

7.5.8. LIN 引脚

参数	测试条件	最小值	典型值	最大值	单位
I_{BUS_LIM} 驱动器显性状态限制电流	$V_{TXD}=0V; V_{LIN}=V_{BAT}=18V$	40		150	mA
R_{pu} 上拉电阻	休眠模式: $V_{SLP_N}=0V$	50	160	250	k Ω
$I_{BUS_PAS_rec}$ 接收器隐性输入漏电流	$V_{TXD}=5V; V_{LIN}=18V; V_{BAT}=5.5V$			20	μA
$I_{BUS_PAS_dom}$ 接收器显性输入漏电流	正常模式: $V_{TXD}=5V; V_{LIN}=0V; V_{BAT}=12V$	-600			μA
$V_{SerDiode}^1$ 串联二极管的压降	在 R_{slave} 的上拉通路, $I_{SerDiode}=10\mu A^{[1]}$	0.4	0.7	1	V
$I_{BUS_NO_GND}$ 没有地时的总线电流	$V_{BAT}=27V; V_{LIN}=0V$	-750		10	μA
$I_{BUS_NO_BAT}$ 没有电源时的总线电流	$V_{BAT}=0V; V_{LIN}=27V$			10	μA
V_{BUSdom} 接收器显性翻转阈值电压				$0.4V_{BAT}$	V
V_{BUSrec} 接收器隐性翻转阈值电压		$0.6V_{BAT}$			V
V_{BUS_CNT} 接收器中心翻转阈值电压	$V_{BUS_CNT}=(V_{BUSdom}+V_{BUSrec})/2$	$0.44V_{BAT}$	$0.5V_{BAT}$	$0.56V_{BAT}$	V
V_{HYS} 接收器迟滞阈值电压	$V_{HYS}=V_{BUSrec}-V_{BUSdom}$			$0.175V_B$	V
R_{slave} 从机电阻	LIN 和 V_{BAT} 之间的电阻, $V_{LIN}=0V; V_{BAT}=12V$	20	30	47	k Ω
C_{LIN}^1 LIN 引脚等效电容				30	pF
$V_{O(DOM)}$ 显性输出电压	正常模式: $V_{TXD}=0V; V_{BAT}=7V$			1.4	V
	正常模式: $V_{TXD}=0V; V_{BAT}=18V$			2.0	V

注: 1.数据基于实验室验证和仿真结果。

7.5.9. 热关断

参数	测试条件	最小值	典型值	最大值	单位
$T_{jsd(sd)}^1$ 关断结温		160	175	200	$^{\circ}C$
$T_{jsd(hys)}^1$ 迟滞温度			20		$^{\circ}C$

注: 1.数据基于实验室验证和仿真结果

7.5.10. 占空比

参数	测试条件	最小值	典型值	最大值	单位
$\delta 1^{1,2}$ 占空比 1	$V_{th(rec)(max)}=0.744 \times V_{BAT}$; $V_{th(dom)(max)}=0.581 \times V_{BAT}$; $t_{bit}=50\mu s$; $V_{BAT}=7V \sim 18V$	0.396			
	$V_{th(rec)(max)}=0.76 \times V_{BAT}$; $V_{th(dom)(max)}=0.593 \times V_{BAT}$; $t_{bit}=50\mu s$; $V_{BAT}=5.5V \sim 7V$	0.396			
$\delta 2^{2,3}$ 占空比 2	$V_{th(rec)(min)}=0.422 \times V_{BAT}$; $V_{th(dom)(min)}=0.284 \times V_{BAT}$; $t_{bit}=50\mu s$; $V_{BAT}=7.6V \sim 18V$			0.581	
	$V_{th(rec)(min)}=0.41 \times V_{BAT}$; $V_{th(dom)(min)}=0.275 \times V_{BAT}$; $t_{bit}=50\mu s$; $V_{BAT}=6.1V \sim 7.6V$			0.581	
$\delta 3^{1,2}$ 占空比 3	$V_{th(rec)(max)}=0.778 \times V_{BAT}$; $V_{th(dom)(max)}=0.616 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=7V \sim 18V$	0.417			
	$V_{th(rec)(max)}=0.797 \times V_{BAT}$; $V_{th(dom)(max)}=0.630 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=5.5V \sim 7V$	0.417			
$\delta 4^{2,3}$ 占空比 4	$V_{th(rec)(min)}=0.389 \times V_{BAT}$; $V_{th(dom)(min)}=0.251 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=7.6V \sim 18V$			0.590	
	$V_{th(rec)(min)}=0.378 \times V_{BAT}$; $V_{th(dom)(min)}=0.242 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=6.1V \sim 7.6V$			0.590	

7.5.11. 时序特性

参数	测试条件	最小值	典型值	最大值	单位
t_f^2 总线下降时间				22.5	μs
t_r^2 总线上升时间				22.5	μs
$\Delta t_{(r-f)}^2$ 总线上升与下降时间差	$V_{BAT}=7.3V$	-5		5	μs
$t_{p(TX)}^2$ 发送器传播延时	上升和下降			6	μs
$t_{p(TX)sym}^2$ 发送器传播延时时对称性		-2.5		2.5	μs
$t_{p(RX)}^4$ 接收器传播延时	上升和下降			6	μs
$t_{p(RX)sym}^4$ 接收器传播延时时对称性		-2		2	μs
$t_{wake(dom)LIN}$ LIN 显性唤醒时间（远程唤醒）	休眠模式	30	80	150	μs
$t_{wake(dom)WAKE_N}$ WAKE_N 显性唤醒时间（本地唤醒）	休眠模式	7	30	50	μs
$t_{gotonorm}$ 进入正常模式时间		2	5.5	10	μs
$t_{gotosleep}$ 进入睡眠模式时间		2	6.5	10	μs
$t_{to(dom)TXD}$ TXD 显性超时时间	$V_{TXD}=0V$	27	55	90	ms

注：

$$1. \delta 1, \delta 3 = \frac{t_{bus(rec)(min)}}{2 \times t_{bit}}$$

 2. 总线负载情况：(1) $C_{BUS}=1nF, R_{BUS}=1k\Omega$; (2) $C_{BUS}=6.8nF, R_{BUS}=660\Omega$; (3) $C_{BUS}=10nF, R_{BUS}=500\Omega$

$$3. \delta 2, \delta 4 = \frac{t_{bus(rec)(max)}}{2 \times t_{bit}}$$

 4. 接收器输出引脚 RXD 负载情况： $C_{RXD}=20pF, R_{RXD}=2.4k\Omega$

8. 参数测量信息

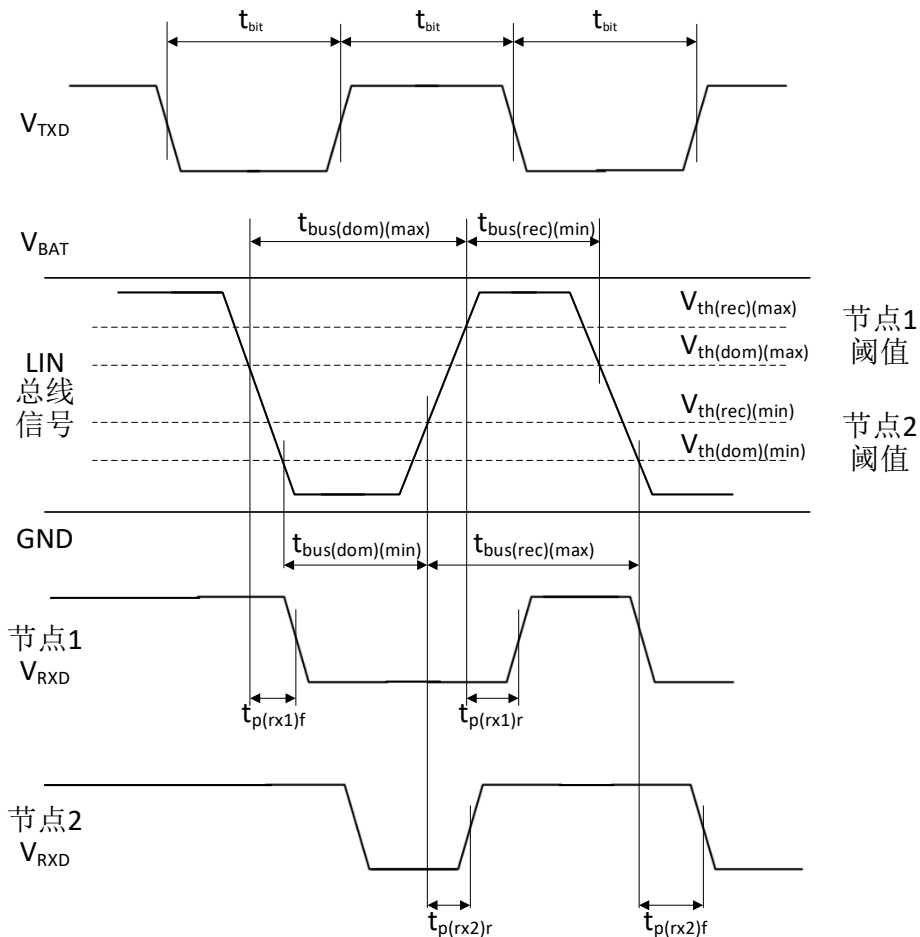


图 8-1 总线信号传输时序图

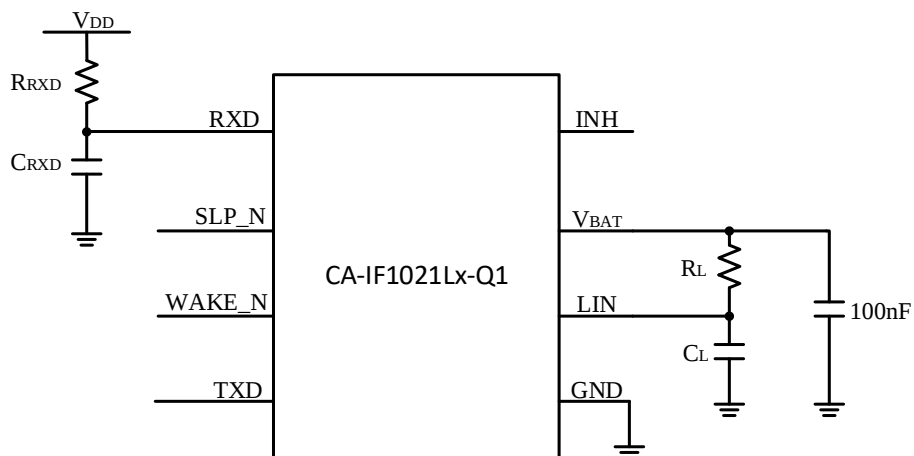


图 8-2 开关特性测试电路

9. 详细说明

CA-IF1021Lx-Q1 是一款应用于 LIN 协议控制器和物理总线之间的接口芯片，可应用于卡车、公交、小汽车和工业控制等领域，传输速率高达 20kbps。CA-IF1021Lx-Q1 在发送数据输入（TXD）端接收协议控制器的发送数据流，并将其转换为具有最佳压摆率和波形整形的总线信号；LIN 总线上的输入数据由接收器的 RXD 端口输出至外部的微控制器。此器件兼容“LIN 2.x/ISO 17987-4:2016/SAE J2602”标准。

9.1. 短路保护功能

TXD 引脚提供内部下拉至 GND 的功能，以便在未驱动 TXD 引脚的情况下，在 TXD 上施加预定义的电平。SLP_N 引脚提供内部下拉至 GND 的功能，以便在未驱动 SLP_N 引脚的情况下，强制收发器进入休眠模式。

驱动器的 LINx 总线输出短路到 VBATx 或 GNDx 时，输出电流被限制住，防止芯片损坏。芯片失去 VBAT 电源或失去 GND 对总线和微控制器没有影响。总线没有反向电流，可以在不影响 LIN 总线的情况下断开 LIN 收发器与电源的连接。

9.2. 过温保护功能

CA-IF1021Lx-Q1 具有过温保护功能。正常模式下，当结温超过关断结温 $T_{jsd(sd)}$ 时，过温保护电路将禁用输出驱动器；当结温降至迟滞温度以下时，驱动器再次被使能。若 VBAT 降至 $V_{th}(VBAT)_L$ 以下，则保护电路将会禁用输出驱动器；当 $V_{BAT} > V_{th}(VBAT)_H$ 时，驱动器再次被使能。

9.3. 显性超时功能

如果 TXD 引脚因硬件和（或）软件应用故障而被强制为永久低电平时，内置的 TXD 显性超时定时器电路可防止总线线路被驱动至永久显性状态（阻塞所有网络通信）。定时器由 TXD 引脚上的下降沿触发。如果 TXD 引脚上的低电平维持时间超过内部定时器时间（ $t_{to(dom)TXD}$ ），发送器将被禁用，驱动总线进入隐性状态。定时器通过 TXD 引脚上的上升沿复位。

9.4. 工作模式

如图9-1所示，CA-IF1021Lx-Q1主要有四种工作模式，分别为休眠模式、待机模式、正常模式和上电模式，各模式下的工作情况如表9-1所示。

休眠模式：该模式是 CA-IF1021Lx-Q1 功耗最低的模式，可通过 LIN 引脚对其进行远程唤醒，也可通过 WAKE_N 引脚对其进行本地唤醒，或者通过 SLP_N 引脚直接唤醒。为了防止由于汽车瞬态或 EMI 引起的意外唤醒事件而导致 CA-IF1021Lx-Q1 唤醒，分别在接收器的输入端（LIN 引脚），WAKE_N 引脚和 SLP_N 引脚处设计了滤波器。CA-IF1021Lx-Q1 在休眠模式下被唤醒的必要条件为：通过 LIN 引脚对其进行远程唤醒的时间必须大于 $t_{wake(dom)LIN}$ （LIN 的唤醒时间）；通过 WAKE_N 引脚对其进行本地唤醒的时间必须大于 $t_{wake(dom)WAKE_N}$ （WAKE_N 的唤醒时间）；通过 SLP_N 引脚直接唤醒的时间必须大于 $t_{gotonorm}$ 。

在正常模式下，当 SLP_N 引脚出现下降沿，且 SLP_N 的低电平维持时间大于 $t_{gotosleep}$ ，则 CA-IF1021Lx-Q1 进入休眠模式。在休眠模式下 INH 引脚将一直处于悬空状态，其他模式下 INH 引脚均为高电平。

待机模式：当 CA-IF1021Lx-Q1 处于休眠模式时，若检测到本地或远程唤醒事件，器件会立即自动进入待机模式，RXD 引脚上的低电平会表示该唤醒过程。器件由休眠模式进入到待机模式后，INH 引脚被置为高，并激活外部稳压器和微控制器。

若在待机模式下将 SLP_N 引脚置为高电平，可能会出现以下情况：

- （1）立即复位唤醒源标志；造成在执行实际模式切换之前（ $t_{gotonorm}$ 之后）释放掉 TXD 上可能存在的强下拉状态。
- （2）当 SLP_N 引脚上的高电平维持时间超过 $t_{gotonorm}$ 时，器件进入正常模式。
- （3）RXD 引脚上的唤醒请求信号被立即复位。

正常模式：在正常模式下，CA-IF1021Lx-Q1 能够通过 LIN 总线传输和接收数据，总线高电平代表隐性，低电平代表显性。接收器在检测到 LIN 总线输入引脚上的数据流后，通过 RXD 引脚将其输出至微控制器。在休眠、待机或上电模式下，只要 SLP_N 引脚的高电平维持时间大于 $t_{gotonorm}$ ，器件就会进入正常模式。如果 SLP_N 引脚上的低电平维持时间大于 $t_{gotosleep}$ ，则器件切换到休眠模式。

上电模式：当 CA-IF1021Lx-Q1 处于上电模式时，RXD 引脚悬空，TXD 引脚弱下拉，但发送器和接收器均未激活。若 SLP_N 引脚的高电平维持时间大于 $t_{gotonorm}$ ，则器件进入正常模式。

9.5. 唤醒源识别

在休眠模式下，CA-IF1021Lx-Q1 可以通过 LIN 总线引脚进行远程唤醒或 WAKE_N 引脚进行本地唤醒。而在待机模式下，器件可以通过检测 TXD 引脚的状态来检测出唤醒源，TXD 引脚弱下拉代表远程唤醒，强下拉代表本地唤醒。控制器将 SLP_N 设置为高电平之后，唤醒请求标志（在 RXD 引脚上信号）和唤醒源标志（在 TXD 上信号）立即被复位。

9.6. 唤醒机制

当器件处于休眠模式下时，可通过以下三种方式将其唤醒：

- （1）通过LIN引脚进行远程唤醒；
- （2）通过WAKE_N引脚进行本地唤醒；
- （3）直接通过 SLP_N 引脚做模式切换进行唤醒。

9.7. 远程唤醒和本地唤醒

LIN引脚上的远程唤醒：当LIN引脚通过一个下降沿拉低至低电平后，下一时刻出现一个上升沿，且该上升沿与前一时刻下降沿之间的低电平维持时间大于 $t_{wake(dom)LIN}$ ，则该过程被视为一个有效的远程唤醒（如图9-2所示）。

WAKE_N 引脚上的本地唤醒：当 WAKE_N 引脚上出现一个下降沿，且后续低电平的维持时间大于 $t_{wake(dom)WAKE_N}$ ，则该过程被视为一个有效的本地唤醒。WAKE_N 引脚提供了一条内部上拉到 V_{BAT} 的路径。为了防止 EMI 问题，建议将未使用的 WAKE_N 引脚连接到 V_{BAT}。

本地或远程唤醒后，INH 引脚被激活（变为高电平），内部从机终端电阻接通。唤醒请求事件以 RXD 引脚上的低电平作为指示信号，以中断微控制器。

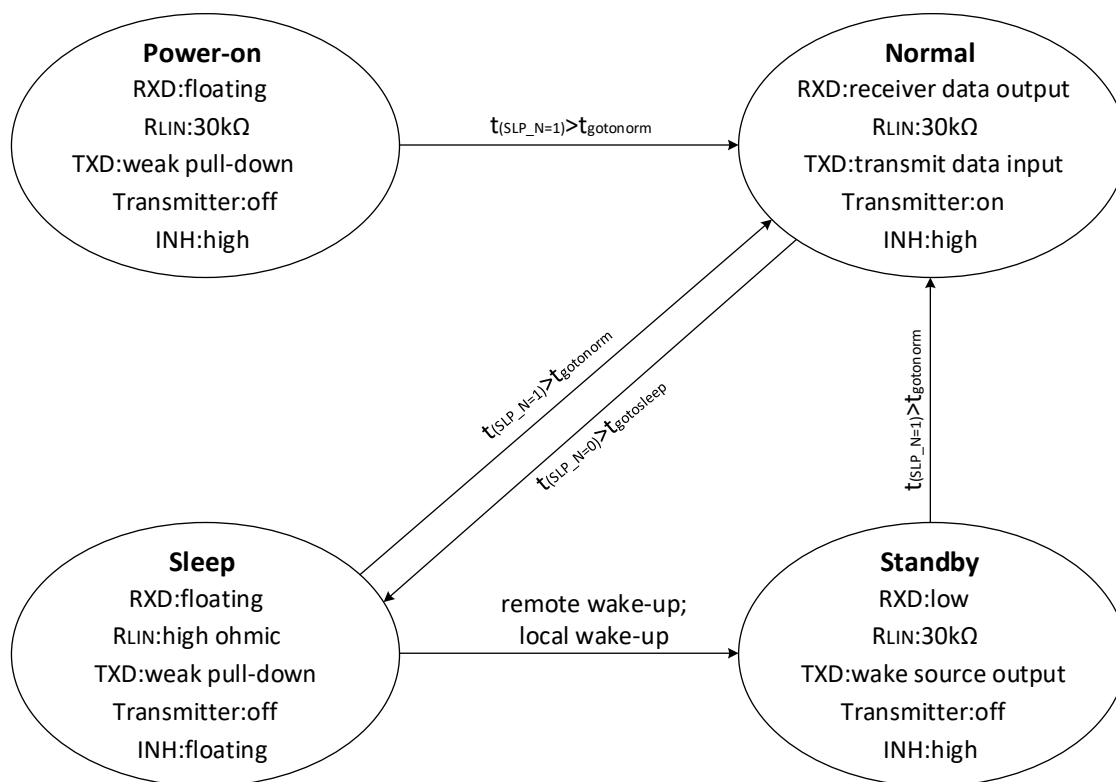
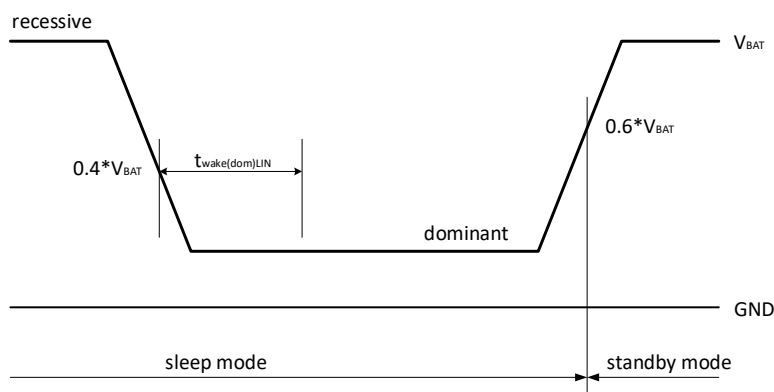


图 9-1 状态转换图

表 9-1 各模式下 CA-IF1021Lx-Q1 的工作情况

模式	SLP_N	TXD	RXD	INH	驱动器	标志
休眠	低电平	弱下拉	浮空	浮空	关闭	无唤醒请求检测

待机	低电平	远程唤醒：弱下拉 本地唤醒：强下拉	低电平	高电平	关闭	唤醒请求检测； 该模式下外部控制器 可读取唤醒源信号： 远程和本地唤醒
正常	高电平	隐性：高电平 显性：低电平	隐性：高电平 显性：低电平	高电平	开启	
上电	低电平	弱下拉	浮空	高电平	关闭	


图 9-2 远程唤醒时序图

10. 应用信息

在多点 LIN 组网应用中，主节点要用阻塞二极管和 1kΩ 电阻串联来上拉总线，从节点不需要这两个器件，靠芯片内部上拉就可以。并且通常主节点总线到地接 1nF 电容，而从节点总线到地接 220pF 电容。

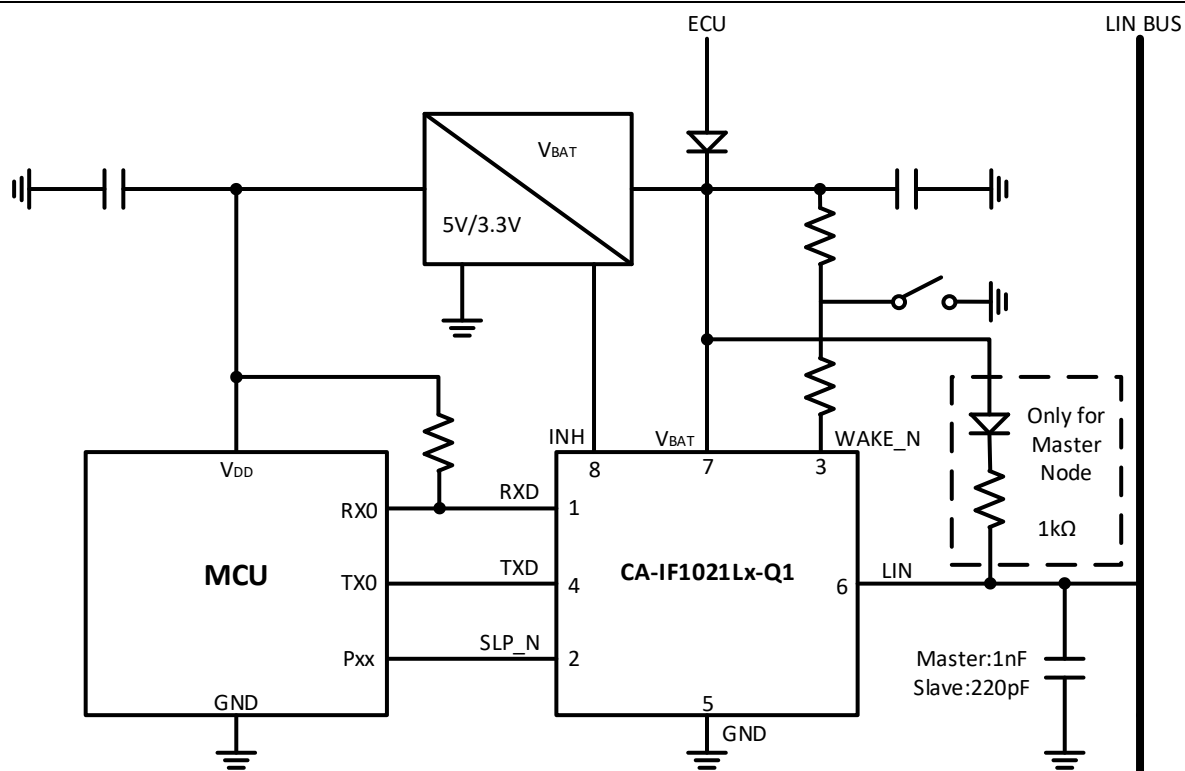
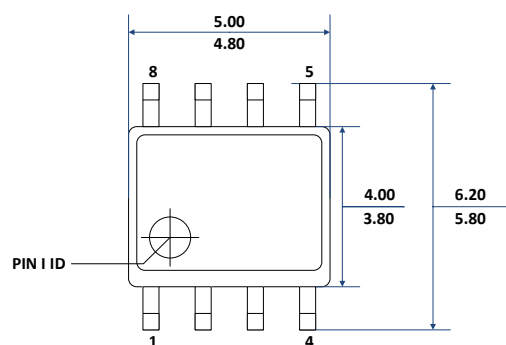


图 10-1 LIN 总线典型应用图

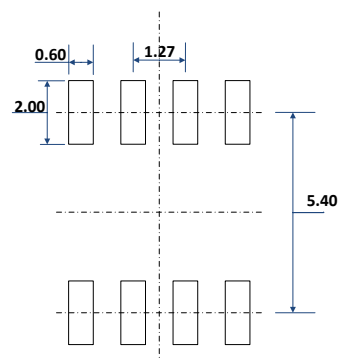
11. 封装信息

11.1. SOIC8 的外形尺寸

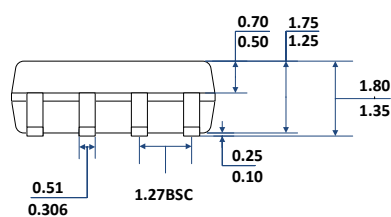
SOIC8 封装尺寸图和建议焊盘尺寸图。尺寸以毫米为单位



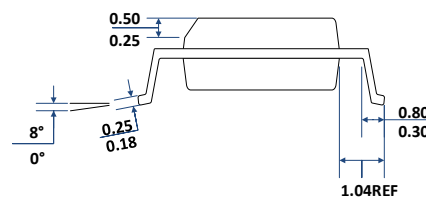
TOP VIEW



RECOMMENDED LAND PATTERN



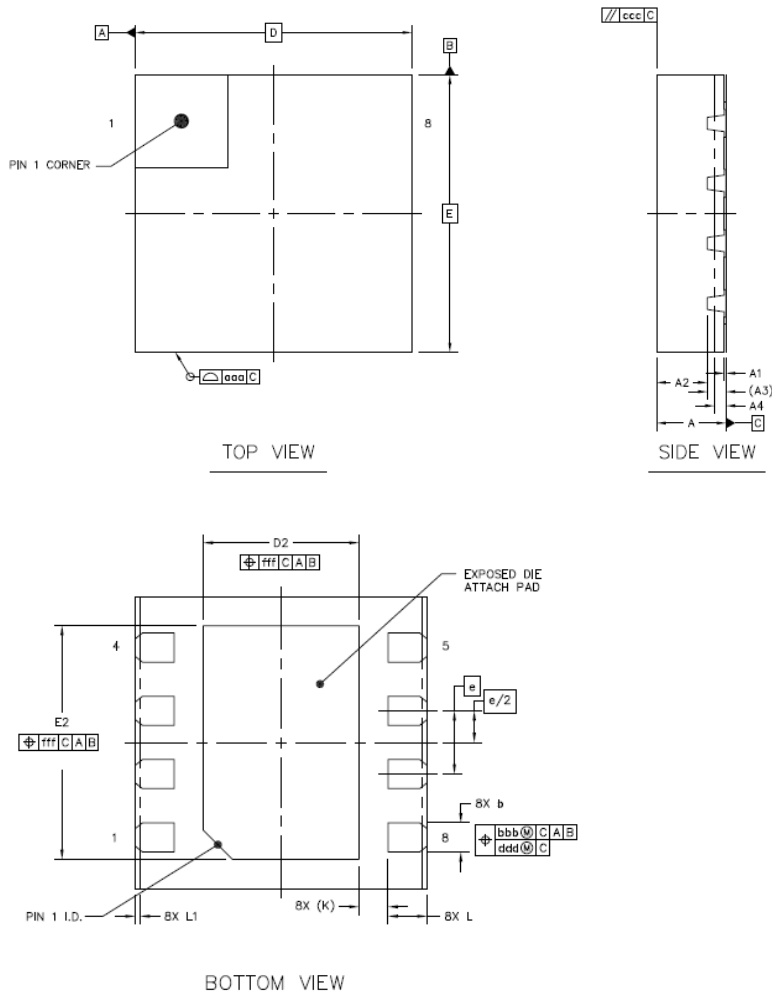
FRONT VIEW



LEFT-SIDE VIEW

图 11-1 SOIC8 封装尺寸图

11.2. DFN8 外形尺寸



		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	0.7	0.75	0.8
STAND OFF		A1	0	0.02	0.05
MOLD THICKNESS		A2	---	0.55	---
L/F THICKNESS		A3	0.203 REF		
SIDE WETTABLE DEPTH		A4	0.075	---	0.18
LEAD WIDTH		b	0.25	0.3	0.35
BODY SIZE	X	D	3 BSC		
	Y	E	3 BSC		
LEAD PITCH		e	0.65 BSC		
EP SIZE	X	D2	1.5	1.6	1.7
	Y	E2	2.3	2.4	2.5
LEAD LENGTH		L	0.3	0.4	0.5
SIDE WETTABLE WIDTH		L1	0.01	---	0.09
LEAD TIP TO EXPOSED PAD EDGE		K	0.3 REF		
PACKAGE EDGE TOLERANCE		aaa	0.1		
MOLD FLATNESS		ccc	0.1		
LEAD OFFSET		bbb	0.1		
		ddd	0.05		
EXPOSED PAD OFFSET		fff	0.1		

图 11-2 DFN8 外形尺寸

12. 焊接信息

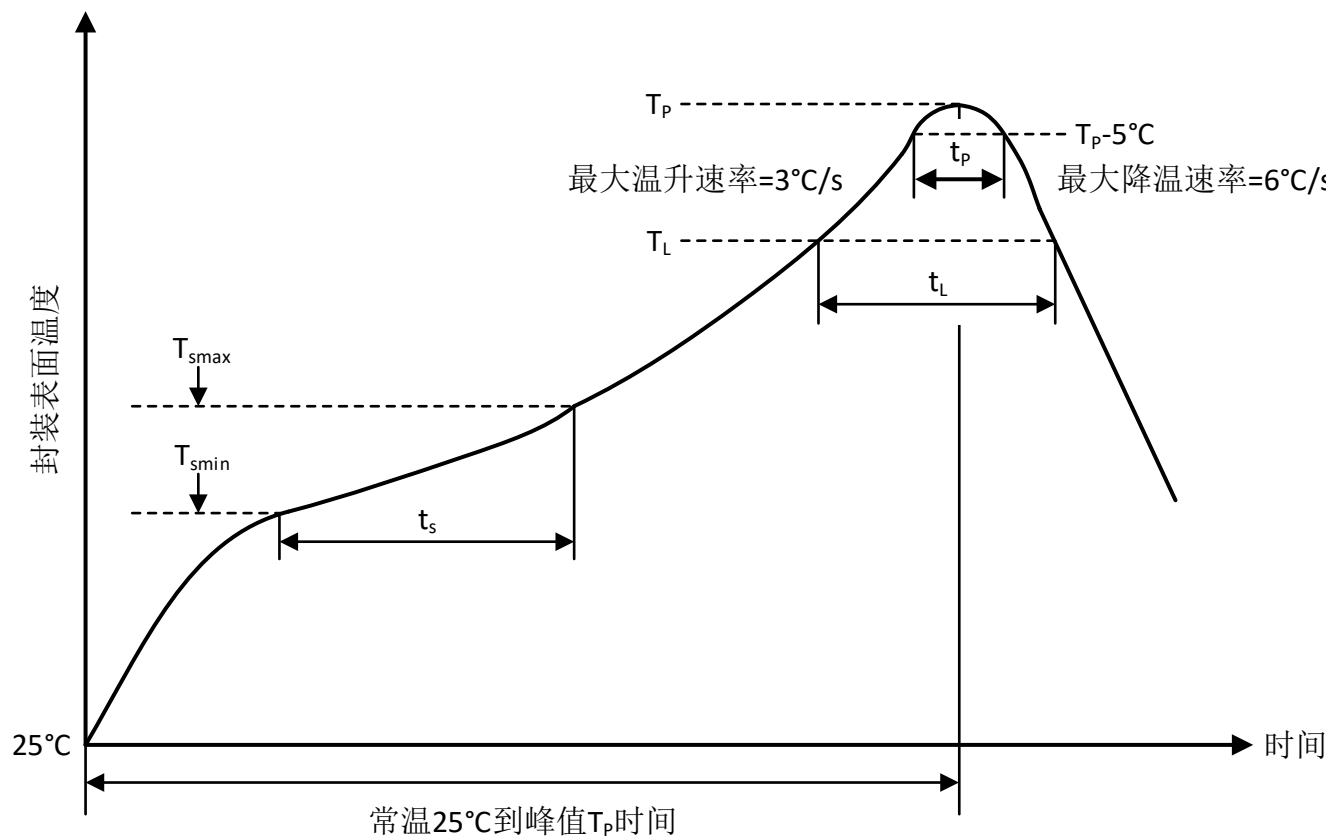
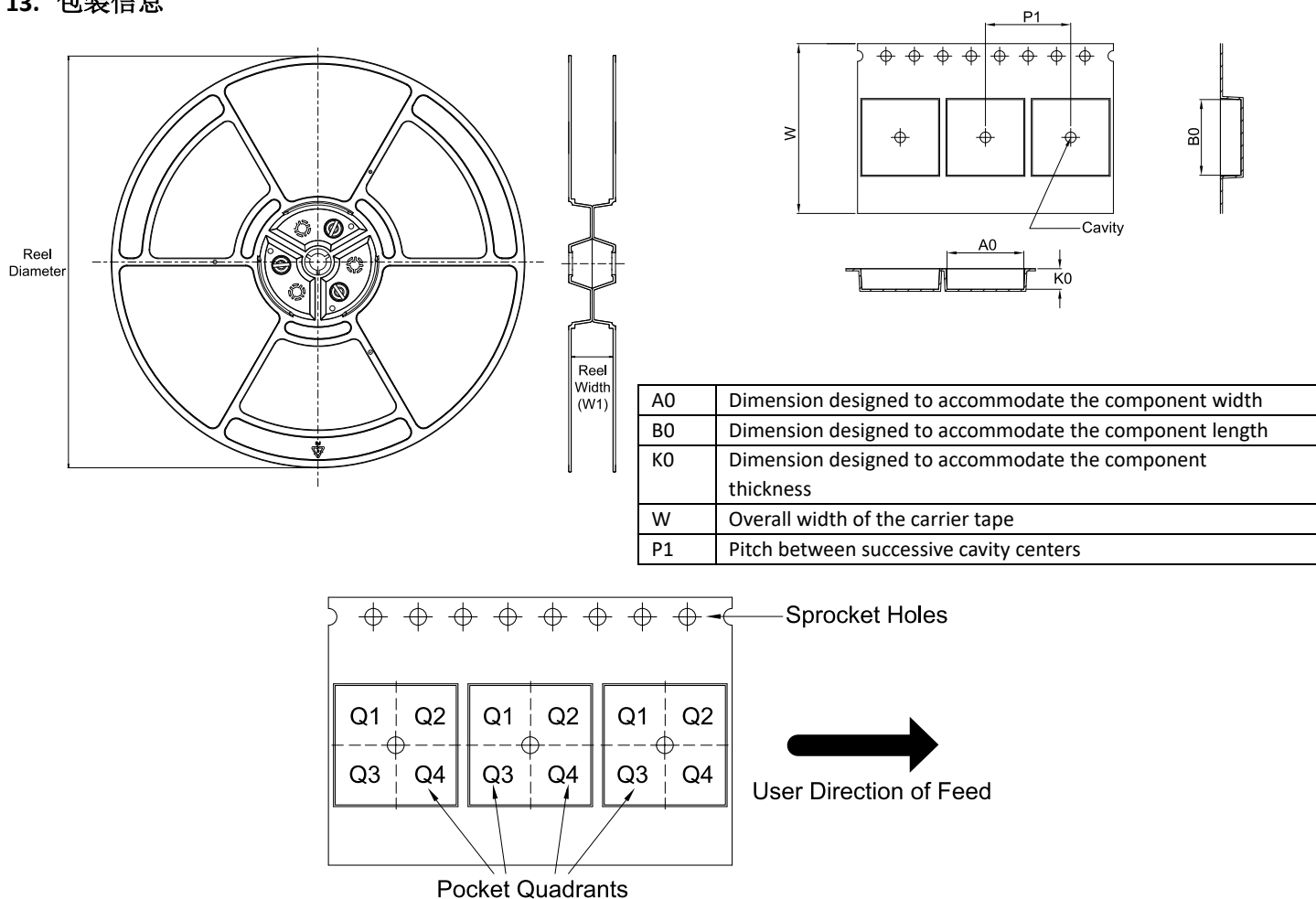


图 12-1 焊接温度曲线

表 12-1 焊接温度参数

简要说明	无铅焊接
温升速率（ $T_L=217^{\circ}\text{C}$ 至峰值 T_P ）	最大 3°C/s
$T_{smin}=150^{\circ}\text{C}$ 到 $T_{smax}=200^{\circ}\text{C}$ 预热时间 t_s	60~120 秒
温度保持 217°C 以上时间 t_L	60~150 秒
峰值温度 T_P	260°C
小于峰值温度 5°C 以内时间 t_p	最长 30 秒
降温速率（峰值 T_P 至 $T_L=217^{\circ}\text{C}$ ）	最大 6°C/s
常温 25°C 到峰值温度 T_P 时间	最长 8 分钟

13. 包装信息



Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IF1021LS-Q1	SOIC	S	8	2500	330	12.4	6.5	5.4	2.1	8	12	Q1
CA-IF1021LD-Q1	DFN	D	8	3000	330	12.4	3.3	3.3	1.1	8	12	Q1

14. 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>