

5A 拉/6A 灌、5.7-kV_{RMS} 光耦兼容单通道隔离式栅极驱动器

1. 产品特性

- 光耦输入的 5.7 kV_{RMS} 单通道隔离式栅极驱动器
- 输出峰值电流：5A 拉 / 6A 灌
- 最大 30V 输出驱动电源电压
- 8V (B) 或 12V (C) VCC 欠压锁定阈值
- 轨到轨输出
- 70 ns (典型值) 传输延迟
- 25 ns (最大) 部件对部件延迟匹配
- 35 ns (最大) 脉冲宽度失真
- 150 kV/μs (最小) 共模瞬态抗扰度 (CMTI)
- 隔离栅寿命大于 40 年
- 输入级最高反向耐压 7 V, 并支持互锁
- 宽体 SOIC6-WB/SOIC8-WB 封装, 气隙和爬电距离大于 8.5 mm
- 工作结温范围 T_J: -40°C 到 150°C
- 安全相关认证:
 - VDE 增强隔离和基本隔离, 根据 DIN EN IEC 60747-17 (VDE 0884-17): 2021-10 认证
 - 根据 UL 1577 器件程序认证
 - 根据 TUV EN61010-1:2010+A1 认证
 - 根据 CQC GB 4943.1-2022 认证

2. 应用

- 工业电机控制驱动器
- 工业不间断电源 (UPS)
- 太阳能逆变器
- 充电桩
- 储能变流器

3. 概述

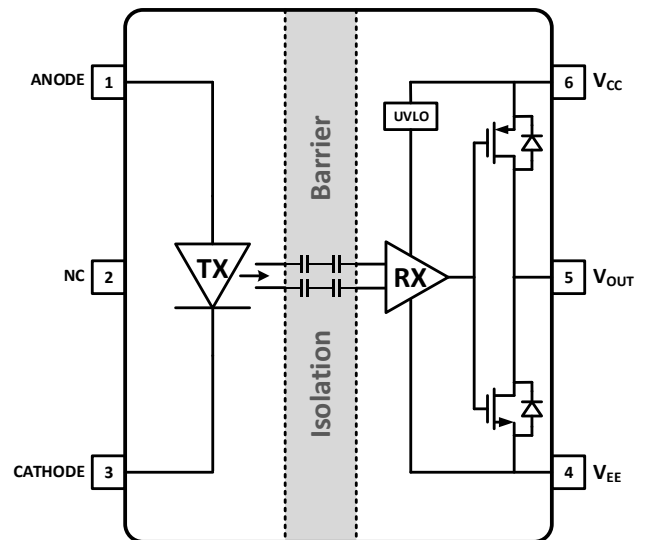
CA-IS3211 是一款光耦兼容的单通道隔离式栅极驱动器, 可用于驱动 MOSFET、IGBT 和 SiC 器件。隔离等级达到 5.7kV_{RMS}, 芯片可提供 5A 拉、6A 灌输出峰值电流能力。高达 30V 的电源电压范围允许使用双极性电源来有效驱动 IGBT 和 SiC 功率 FET。该芯片的性能亮点包括: 高共

模瞬态抗扰度 (CMTI)、低传输延迟、低脉冲宽度失真。严格的工艺控制使得芯片一致性较好。输入级是模拟二极管, 与传统的光耦隔离栅极驱动器的 LED 相比, 具有更好的长期可靠性和老化特性。高性能和高可靠性使得该芯片适用于工业电源、光伏逆变器、车载充电器、直流电机控制以及汽车空调与加热系统。CA-IS3211 可以驱动高压侧及低压侧的功率管, 既能够完全兼容传统的光耦栅极驱动器, 又显著提高了驱动的性能。

器件信息

器件型号	封装	封装尺寸 (标称值)
CA-IS3211VBJ	SOIC6-WB	4.68mm x 7.5mm
CA-IS3211VCJ	SOIC6-WB	4.68mm x 7.5mm
CA-IS3211VBJ	SOIC8-WB	5.85mm x 7.5mm
CA-IS3211VCG	SOIC8-WB	5.85mm x 7.5mm
CA-IS3211SBG	SOIC8-WB	5.85mm x 7.5mm
CA-IS3211SCG	SOIC8-WB	5.85mm x 7.5mm
CA-IS3211VBU	DUB8	9.2mm x 6.35mm
CA-IS3211VCU	DUB8	9.2mm x 6.35mm

Figure 3-1 简化功能框图 (SOIC6-WB)



4. 订购指南

表 4-1 有效订购零件编号

型号	输出方式	UVLO 电压 (V)	隔离耐压 (Vpk)	封装
CA-IS3211VBJ	Single Vout Pin	8	8000	SOIC6-WB
CA-IS3211VCJ	Single Vout Pin	12	8000	SOIC6-WB
CA-IS3211VBG	Single Vout Pin	8	8000	SOIC8-WB
CA-IS3211VCG	Single Vout Pin	12	8000	SOIC8-WB
CA-IS3211SBG	Split Output	8	8000	SOIC8-WB
CA-IS3211SCG	Split Output	12	8000	SOIC8-WB
CA-IS3211VBU	Single Vout Pin	8	5300	DUB8
CA-IS3211VCU	Single Vout Pin	12	5300	DUB8

目录

1. 产品特性	1	8. 功能描述	13
2. 应用	1	8.1. 简述.....	13
3. 概述	1	8.2. 功能框图.....	13
4. 订购指南	2	8.3. 电源供电.....	13
5. 引脚功能描述	4	8.4. 输入级.....	13
5.1. CA-IS3211VxJ 描述.....	4	8.5. 输出级.....	13
5.2. CA-IS3211VxG/ CA-IS3211VxU 描述.....	4	8.6. 欠压锁定 (UVLO).....	14
5.3. CA-IS3211SxG 描述.....	5	8.7. 有源下拉.....	15
6. 产品规格	6	8.8. 短路钳位.....	15
6.1. 绝对最大额定值.....	6	8.9. 真值表.....	15
6.2. ESD 额定值.....	6	9. 应用指南	16
6.3. 建议工作条件.....	6	9.1. 典型应用.....	16
6.4. 热量信息.....	6	9.2. 互锁配置.....	17
6.5. 功耗额定值.....	6	9.3. 输入电阻设计.....	18
6.6. 绝缘规格.....	7	9.4. 输出驱动电阻设计.....	18
6.7. 安全相关认证.....	8	9.5. PCB 布局指南.....	18
6.8. 安全限值.....	8	10. 封装信息	19
6.9. 电气特性.....	9	10.1. SOIC6-WB 宽体外形尺寸.....	19
6.10. 开关特性.....	9	10.2. SOIC8-WB 宽体外形尺寸.....	20
6.11. 典型参数特性.....	10	10.3. DUB8 外形尺寸.....	21
7. 参数测量信息	12	11. 焊接信息	22
7.1. 传输延迟、上升时间和下降时间.....	12	12. 编带信息	23
7.2. I _{OH} 和 I _{OL} 测试.....	12	13. 修订历史	24
7.3. CMTI 测试.....	12	14. 重要声明	25

5. 引脚功能描述

5.1. CA-IS3211VxJ 描述

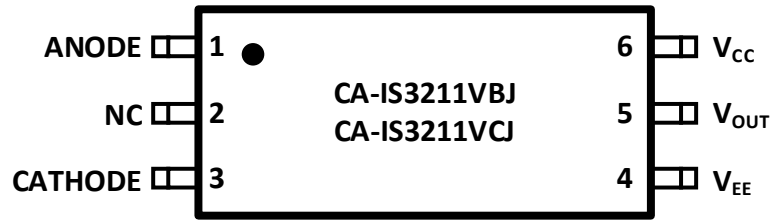


图 5-1 CA-IS3211VBJ/ CA-IS3211VCJ SOIC6-WB 配置

表 5-1 CA-IS3211VBJ/ CA-IS3211VCJ SOIC6-WB 引脚功能描述

引脚名称	引脚编号	类型 ¹	描述
ANODE	1	I	正极
NC	2	-	无连接
CATHODE	3	I	负极
V _{EE}	4	P	负输出级电源轨
V _{OUT}	5	O	栅极驱动输出
V _{CC}	6	P	正输出级电源轨

1. P 代表电源，I 代表输入，O 代表输出

5.2. CA-IS3211VxG/ CA-IS3211VxU 描述

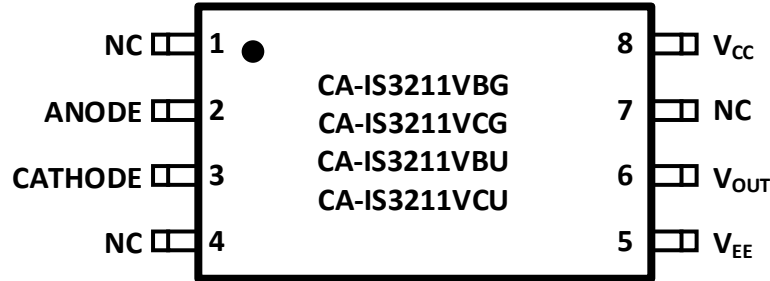


图 5-2 CA-IS3211VBG/VCG SOIC8-WB, CA-IS3211 VBU/VCU DUB8 配置

表 5-2 CA-IS3211VBG/ CA-IS3211VCG SOIC8-WB, CA-IS3211VCU DUB8 引脚功能描述

引脚名称	引脚编号	类型 ²	描述
NC	1	-	无连接
ANODE	2	I	正极
CATHODE	3	I	负极
NC	4	-	无连接
V _{EE}	5	P	负输出级电源轨
V _{OUT}	6	O	栅极驱动输出
NC	7	-	无连接
V _{CC}	8	P	正输出级电源轨

2. P 代表电源，I 代表输入，O 代表输出

5.3. CA-IS3211SxG 描述



图 5-3 CA-IS3211SBG/ CA-IS3211SCG SOIC8-WB 配置

表 5-3 CA-IS3211SBG/ CA-IS3211SCG SOIC8-WB 引脚功能描述

引脚名称	引脚编号	类型 ³	描述
NC	1	-	无连接
ANODE	2	I	正极
CATHODE	3	I	负极
NC	4	-	无连接
V _{EE}	5	P	负输出级电源轨
OUTL	6	O	栅极驱动下拉输出
OUTH	7	O	栅极驱动上拉输出
V _{CC}	8	P	正输出级电源轨

3. P 代表电源，I 代表输入，O 代表输出

6. 产品规格

6.1. 绝对最大额定值

在自然通风条件下的工作温度范围内（除非另外说明）⁽¹⁾

参数		最小值	最大值	单位
$I_{F(AVG)}$	平均输入电流	-	25	mA
$I_{F(TRAN)} < 1\mu s \text{ pulse}, 300ps$	瞬态峰值输入电流		1	A
$V_{R(MAX)}$	反向输入电压		7	V
$V_{CC} - V_{EE}$	输出电源电压	-0.3	32	V
V_{OUT}	输出信号电压	$V_{EE} - 0.3$	$V_{CC} + 0.3$	V
$T_J^{(2)}$	结温	-40	150	°C
T_{stg}	贮存温度	-65	150	°C

备注:

- (1) 应力超出所列出的最大值时可能会对器件造成永久损坏。所列出的仅仅是应力额定值，并不代表器件在这些条件下以及在建议运行条件意外的任何其他条件下能够正常运行。长时间处于绝对最大额定状态可能会造成器件可靠性降低。
- (2) 为了保证 T_J 的建议运行条件，请参阅热量信息。

6.2. ESD 额定值

		数值	单位
V_{ESD}	静电放电	人体模型 (HBM), 根据 ANSI/ESDA/JEDEC JS-001 ¹	± 4000
		组件充电模式(CDM), 根据 JEDEC specification JESD22-C101 ²	± 2000

6.3. 建议工作条件

在自然通风条件下的工作温度范围内（除非另外说明）

参数		最小值	典型值	最大值	单位
V_{CC}	输出电源电压 ($V_{CC} - V_{EE}$)	12V UVLO 版本		30	V
		8V UVLO 版本	10	30	
$I_{F(ON)}$	输入二极管正向电流（二极管“导通”）	7		16	mA
$V_{F(OFF)}$	正极电压-负极电压（二极管“关断”）	-5.5		0.9	V
T_J	结温	-40		150	°C
T_A	环境温度	-40		125	°C

6.4. 热量信息

热量参数		SOIC8-WB	SOIC6-WB	DUB8	单位
		(G)	(J)	(U)	
$R_{\theta JA}$	结至环境的热阻	110.1	126	73.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）的热阻	51.7	66.1	63.2	°C/W
$R_{\theta JB}$	结至电路板的热阻	66.4	62.8	43.0	°C/W
Ψ_{JT}	结至顶部特征参数	16.0	29.6	27.4	°C/W
Ψ_{JB}	结至电路板特征参数	64.5	60.8	42.7	°C/W

6.5. 功耗额定值

参数	测试条件	最小值	典型值	最大值	单位	
P_D	输入端和输出端最大功率耗散 ⁽¹⁾			750	mW	
P_{D1}	最大输入功率耗散 ⁽²⁾	$V_{CC} = 20V, I_F = 10mA$ 10-kHz, 50% 占空比, 方波, 180nF 负载, $T_A = 25^\circ C$			10	mW
P_{D2}	最大输出功率耗散				740	mW

(1) 超过 25°C 室温，以 6mW/°C 降低

(2) 推荐最大 $P_{D1} = 40mW$ 。绝对最大值 $P_{D1} = 55mW$

6.6. 绝缘规格

Parameters		Test Conditions	Specifications		Unit
			G/J	U	
CLR	External clearance ¹	Shortest terminal-to-terminal distance through air	>8.5	>6.1	mm
CPG	External creepage ¹	Shortest terminal-to-terminal distance across the package surface	>8.5	>6.8	mm
DTI	Distance through the insulation	Minimum internal gap (internal clearance)	>28	>28	μm
CTI	Comparative tracking index	DIN EN 60112 (VDE 0303-11); IEC 60112	>600	>600	V
	Material group	According to IEC 60664-1	I		
	IEC 60664-1 over-voltage category	Rated mains voltage ≤ 300 V _{RMS}	I-IV	I-IV	
		Rated mains voltage ≤ 600 V _{RMS}	I-IV	I-IV	
		Rated mains voltage ≤ 1000 V _{RMS}	I-III	I-III	
DIN EN IEC 60747-17 (VDE 0884-17)²					
V _{IORM}	Maximum repetitive peak isolation voltage	AC voltage (bipolar)	2121	1414	V _{PK}
V _{IOWM}	Maximum operating isolation voltage	AC voltage; time-dependent dielectric breakdown (TDDB) test	1500	1000	V _{RMS}
		DC voltage	2121	1414	V _{DC}
V _{IOTM}	Maximum transient isolation voltage	V _{TEST} = V _{IOTM} , t = 60 s (qualification); V _{TEST} = 1.2 × V _{IOTM} , t = 1 s (100% production test)	8000	5300	V _{PK}
V _{IMP}	Maximum impulse voltage	1.2/50-μs waveform per IEC 62368-1	9846	6250	V _{PK}
V _{IOSM}	Maximum surge isolation voltage ³	V _{IOSM} ≥ 1.3 × V _{IMP} ; Tested in oil (qualification) 1.2/50-μs waveform per IEC 62368-1	12800	8125	V _{PK}
Q _{pd}	Apparent charge ⁴	Method a, after input/output safety tests subgroup 2/3, V _{ini} = V _{IOTM} , t _{ini} = 60s; V _{pd(m)} = 1.2 × V _{IORM} , t _m = 10s	≤5		pC
		Method a, after environmental tests subgroup 1, V _{ini} = V _{IOTM} , t _{ini} = 60s; V _{pd(m)} = 1.6 × V _{IORM} , t _m = 10s	≤5		
		Method b1, at routine test (100% production test) and preconditioning (sample test) V _{ini} = 1.2 × V _{IOTM} , t _{ini} = 1s; V _{pd(m)} = 1.875 × V _{IORM} , t _m = 1s; (Reinforced) V _{pd(m)} = 1.5 × V _{IORM} , t _m = 1s; (Basic)	≤5		
C _{io}	Barrier capacitance, input to output ⁵	V _{IO} = 0.4 × sin(2πft), f = 1 MHz	0.5		pF
R _{io}	Isolation resistance, input to output ⁴	V _{IO} = 500 V, T _A = 25°C	>10 ¹²		Ω
		V _{IO} = 500 V, 100°C ≤ T _A ≤ 125°C	>10 ¹¹		
		V _{IO} = 500 V at T _S = 150°C	>10 ⁹		
	Pollution degree		2		
	Climatic category		40/125/21		
UL 1577					
V _{ISO}	Maximum isolation voltage	V _{TEST} = V _{ISO} , t = 60 s (qualification) V _{TEST} = 1.2 × V _{ISO} , t = 1 s (100% production test)	5700	3750	V _{RMS}
Notes:					
1. Creepage and clearance requirements should be applied according to the specific equipment isolation standards of an application. Care should be taken to maintain the creepage and clearance distance of a board design to ensure that the mounting pads of the isolator on the printed-circuit board do not reduce this distance. Creepage and clearance on a printed-circuit board become equal in certain cases. Techniques such as inserting grooves and/or ribs on a printed circuit board are used to help increase these specifications.					
2. This coupler is suitable for safe electrical insulation only within the safety ratings. Compliance with the safety ratings shall be ensured by means of suitable protective circuits.					
3. Testing is carried out in air or oil to determine the intrinsic surge immunity of the isolation barrier.					
4. Apparent charge is electrical discharge caused by a partial discharge (pd).					
5. All pins on each side of the barrier tied together creating a two-terminal device.					

6.7. 安全相关认证

VDE	UL	CQC	TUV
Certified according to DIN EN IEC 60747-17 (VDE 0884-17):2021-10; EN IEC 60747-17:2020+AC:2021	Certified according to UL 1577 Component Recognition Program	Certified according to GB 4943.1-2022	Certified according to EN IEC 62368-1:2020+A11 and EN61010-1:2010+A1
Reinforced isolation(SOIC6-WB/ SOIC8-WB): V _{IOTM} : 8000 V _{PK} V _{IORM} : 2121 V _{PK} V _{IOSM} : 12800V _{PK} Basic isolation (DUB8):(pending) V _{IOTM} : 5300 V _{PK} V _{IORM} : 1414 V _{PK} V _{IOSM} : 8125 V _{PK}	Single Protection: SOIC6-WB: 5.7 kV _{RMS} SOIC8-WB: 5.7 kV _{RMS} DUB8: 3.75 kV _{RMS}	Reinforced insulation: SOIC6-WB and SOIC8-WB package for 5.7 kV _{RMS} Basic insulation: DUB8 package for 3.75 kV _{RMS} (Altitude ≤ 5000m)	EN IEC 62368-1: SOIC6-WB: 5.7 kV _{RMS} SOIC8-WB: 5.7 kV _{RMS} DUB8: 3.75 kV _{RMS} EN61010-1: SOIC6-WB: 5.7 kV _{RMS} SOIC8-WB: 5.7 kV _{RMS} DUB8: 3.75 kV _{RMS}
Certificate number: 40052786 (Reinforced)	Certificate number: E511334	Certificate number: CQC24001434134 (Reinforced) CQC24001453026 (Reinforced) CQC24001452683 (Basic)	Client reference number: 2253313

6.8. 安全限值

参数	测试条件	最小值	典型值	最大值	单位
I _S 安全输出、输出或电源电流	R _{qJA} = 126°C/W, V _I = 15V, T _J = 150°C, T _A = 25°C			50	mA
	R _{qJA} = 126°C/W, V _I = 30V, T _J = 150°C, T _A = 25°C			25	
P _S 安全输入、输出或总功耗	R _{qJA} = 126°C/W, T _J = 150°C, T _A = 25°C			750	mW
T _S 最大安全工作温度 ¹				150	°C
注: 1. T _{J(max)} = T _S = T _A + R _{θJA} * P _S , 其中 T _{J(max)} 为最大允许芯片结温。P _S = I _S * V _{IN} , 其中 V _{IN} 为最大工作电压。					

6.9. 电气特性

除非有额外说明，本表格典型值都是在 $T_A = 25^\circ\text{C}$, $V_{CC} - V_{EE} = 30\text{V}$, $V_{EE} = \text{GND}$ 条件下的结果。所有最小值和最大值都是在建议工作条件 ($T_A = -40$ 至 150°C , $I_{F(\text{on})} = 7\text{mA}$ 至 16mA , $V_{EE} = \text{GND}$, $V_{CC} = 15\text{V}$ 至 30V , $V_{F(\text{off})} = -5\text{V}$ 至 0.8V) 下的结果。

参数	测试条件	最小值	典型值	最大值	单位	
输入						
I_{FLH}	正向输入电流阈值 (低到高)	$V_{out} > 5\text{V}$, $C_g = 1\text{nF}$	1.5	2.8	4	mA
V_F	正向输入电压	$I_F = 10\text{mA}$	1.8	2.1	2.4	V
V_{F_HL}	输入电压阈值 (高到低)	$V < 5\text{V}$, $C_g = 1\text{nF}$	0.9			V
$\Delta V_F / \Delta T$	正向输入电压温度系数	$I_F = 10\text{mA}$		1.5	1.8	mV/ $^\circ\text{C}$
V_R	输入反向击穿电压	$I_R = 10\mu\text{A}$	7			V
C_{IN}	输入电容	$F = 0.5\text{MHz}$		15		pF
输出						
I_{OH}	高电平峰值输出电流	$I_F = 10\text{mA}$, $V_{CC} = 15\text{V}$, $C_{LOAD} = 0.18\mu\text{F}$, $C_{VDD} = 10\mu\text{F}$, 脉冲宽度 $< 10\mu\text{s}$, 图 7-2	3	5		A
I_{OL}	低电平峰值输出电流	$V_F = 0\text{V}$, $V_{CC} = 15\text{V}$, $C_{LOAD} = 0.18\mu\text{F}$, $C_{VDD} = 10\mu\text{F}$, 脉冲宽度 $< 10\mu\text{s}$, 图 7-2	3.5	6		A
V_{OH}	高电平输出电压	$I_F = 10\text{mA}$, $I_O = -20\text{mA}$ (相对于 VCC)	0.07	0.11	0.36	V
		$I_F = 10\text{mA}$, $I_O = 0\text{mA}$		VCC		V
V_{OL}	低电平输出电压	$V_F = 0\text{V}$, $I_O = 20\text{mA}$		10	25	mV
I_{CC_H}	输出电源电流 (二极管导通)	$I_F = 10\text{mA}$, $I_O = 0\text{mA}$		1.13	2.2	mA
I_{CC_L}	输出电源电流 (二极管关断)	$V_F = 0\text{V}$, $I_O = 0\text{mA}$		1.05	2	mA
欠压锁定 (12V UVLO)						
$UVLO_R$	输出欠压锁定 (VCC 上升)	$I_F = 10\text{mA}$	10.9	12.1	13.3	V
$UVLO_F$	输出欠压锁定 (VCC 下降)	$I_F = 10\text{mA}$	9.9	11.1	12.3	V
$UVLO_{HYS}$	UVLO 迟滞			1.0		V
欠压锁定 (8V UVLO)						
$UVLO_R$	输出欠压锁定 (VCC 上升)	$I_F = 10\text{mA}$	7.3	8.1	8.9	V
$UVLO_F$	输出欠压锁定 (VCC 下降)	$I_F = 10\text{mA}$	6.7	7.4	8.2	V
$UVLO_{HYS}$	UVLO 迟滞			0.7		V

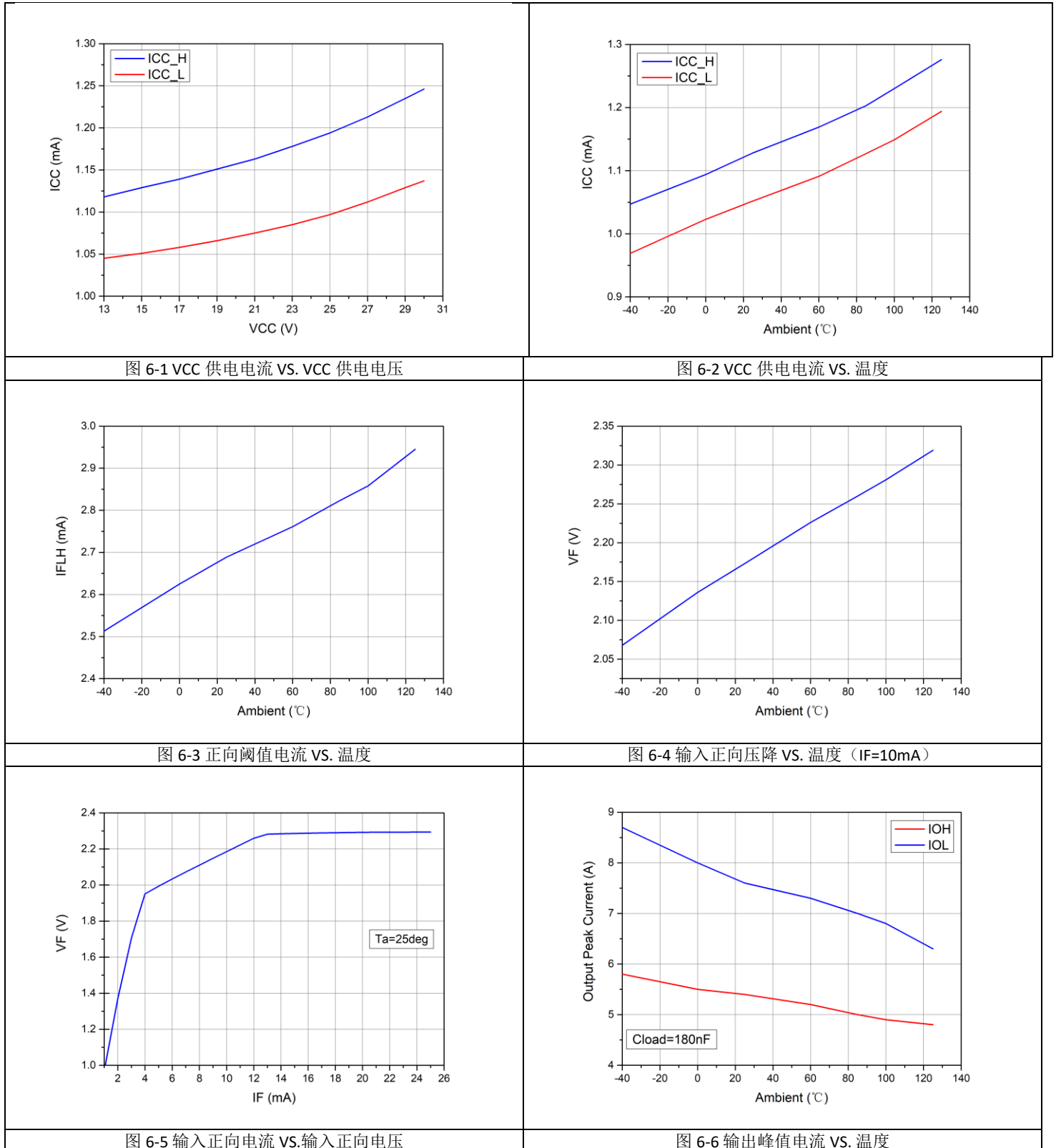
6.10. 开关特性

除非有额外说明，本表格典型值都是在 $T_A = 25^\circ\text{C}$, $V_{CC} - V_{EE} = 30\text{V}$, $V_{EE} = \text{GND}$ 条件下的结果。所有最小值和最大值都是在建议工作条件 ($T_A = -40$ 至 150°C , $I_{F(\text{on})} = 7\text{mA}$ 至 16mA , $V_{EE} = \text{GND}$, $V_{CC} = 15\text{V}$ 至 30V , $V_{F(\text{off})} = -5\text{V}$ 至 0.8V) 下的结果。

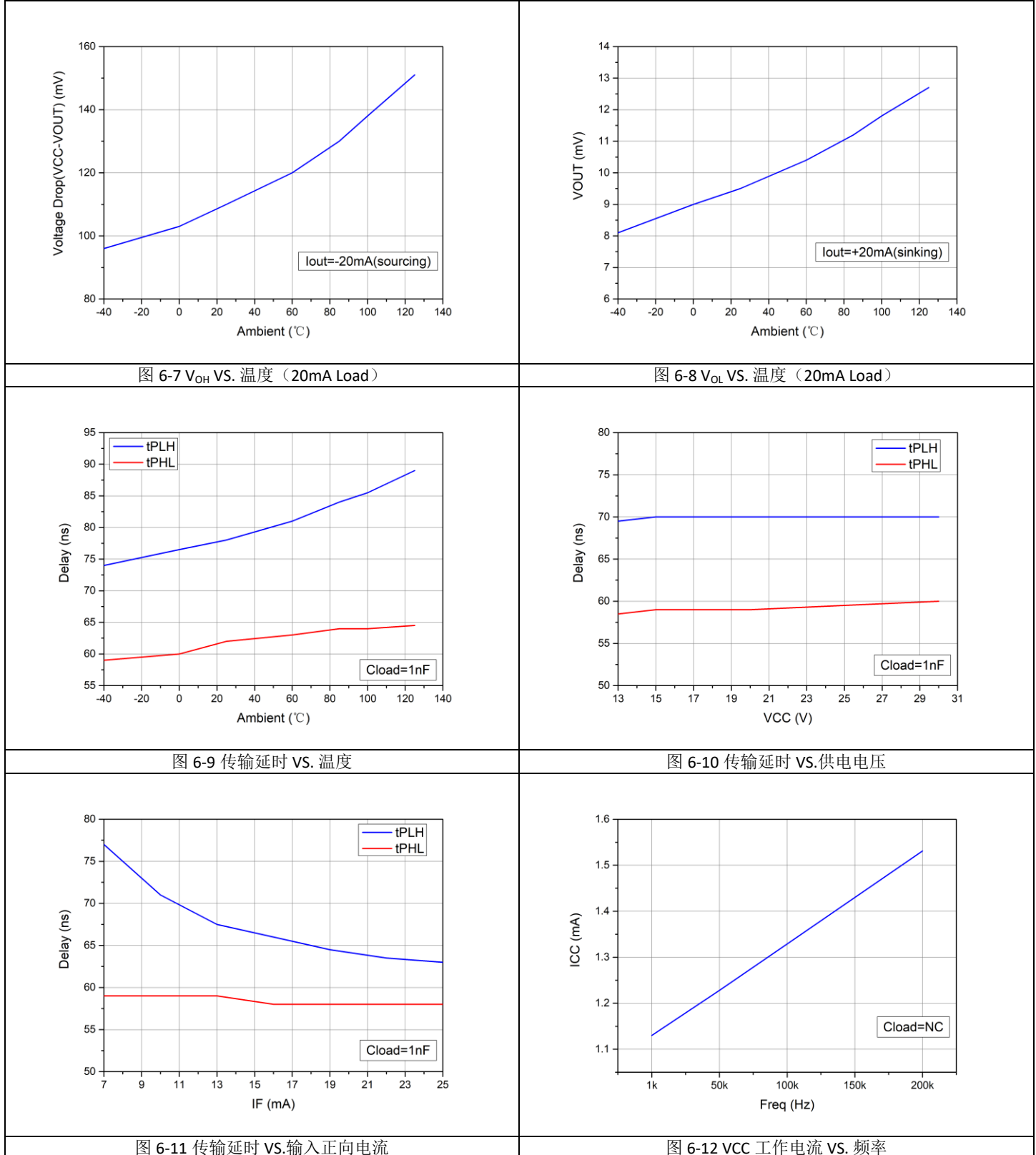
参数	测试条件	最小值	典型值	最大值	单位	
t_r	输出信号上升时间		6	28	ns	
t_f	输出信号下降时间		4	25	ns	
t_{PLH}	传输延迟, 低到高	$C_g = 1\text{nF}$ $F_{SW} = 20\text{kHz}$, (50% 占空比) $V_{CC} = 15\text{V}$, 图 7-1	40	70	105	ns
t_{PHL}	传输延迟, 高到低		40	60	105	ns
t_{PWD}	脉冲宽度失真 $ t_{PHL} - t_{PLH} $		10	35		ns
$t_{sk(pp)}$	部件之间传输延迟偏移				25	ns
t_{UVLO_rec}	UVLO 恢复时间	V_{CC} 从 0V 上升到 15V , 图 8-2	70	100	μs	
$CMTI_H$	共模瞬态抗扰度 (输出高电平)	$I_F = 10\text{mA}$, $V_{CM} = 1500\text{V}$, $V_{CC} = 30\text{V}$, $T_A = 25^\circ\text{C}$, 图 7-3	150		$\text{kV}/\mu\text{s}$	
$CMTI_L$	共模瞬态抗扰度 (输出低电平)	$V_F = 0\text{V}$, $V_{CM} = 1500\text{V}$, $V_{CC} = 30\text{V}$, $T_A = 25^\circ\text{C}$, 图 7-3	150		$\text{kV}/\mu\text{s}$	

6.11. 典型参数特性

除非有额外说明, $V_{CC} = 15V$, V_{CC} 到 V_{EE} 接 $1\mu F$ 电容, $C_{LOAD} = 1nF$ 用于时序参数测试, $C_{LOAD} = 180nF$ 用于 I_{OH} 和 I_{OL} 参数测试, 所有参数都是在建议工作条件 ($T_A = -40$ 至 $125^\circ C$) 下的结果。



续上表:



7. 参数测量信息

7.1. 传输延迟、上升时间和下降时间

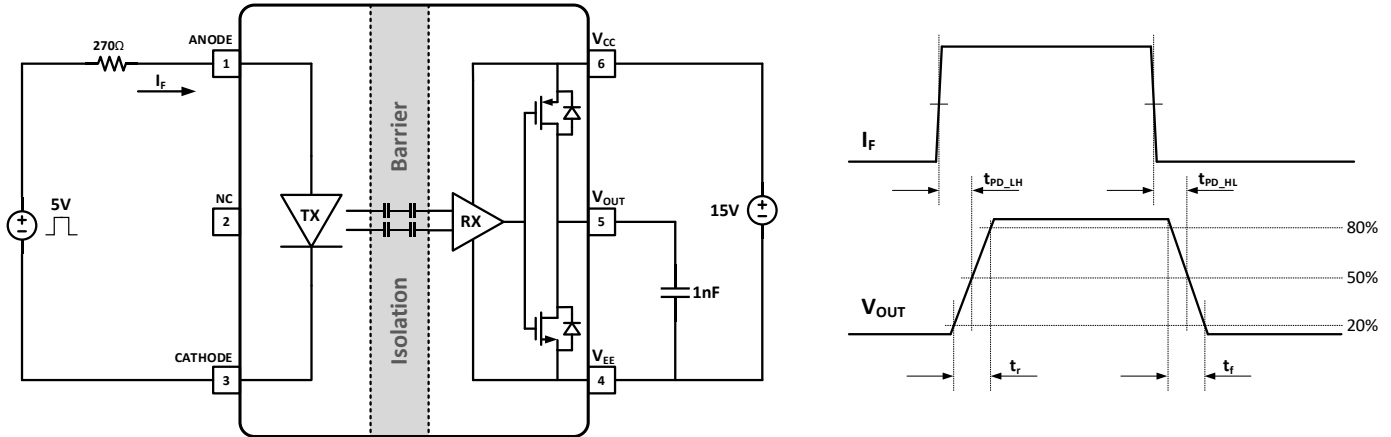


图 7-1 I_F 到 V_{OUT} 的传输延迟、 V_{OUT} 的上升时间和下降时间

7.2. I_{OH} 和 I_{OL} 测试

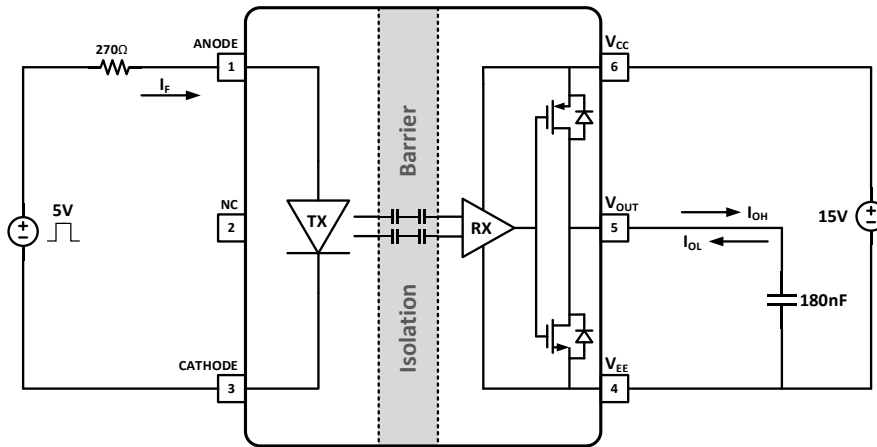


图 7-2 I_{OH} 和 I_{OL} 测试电路

7.3. CMTI 测试

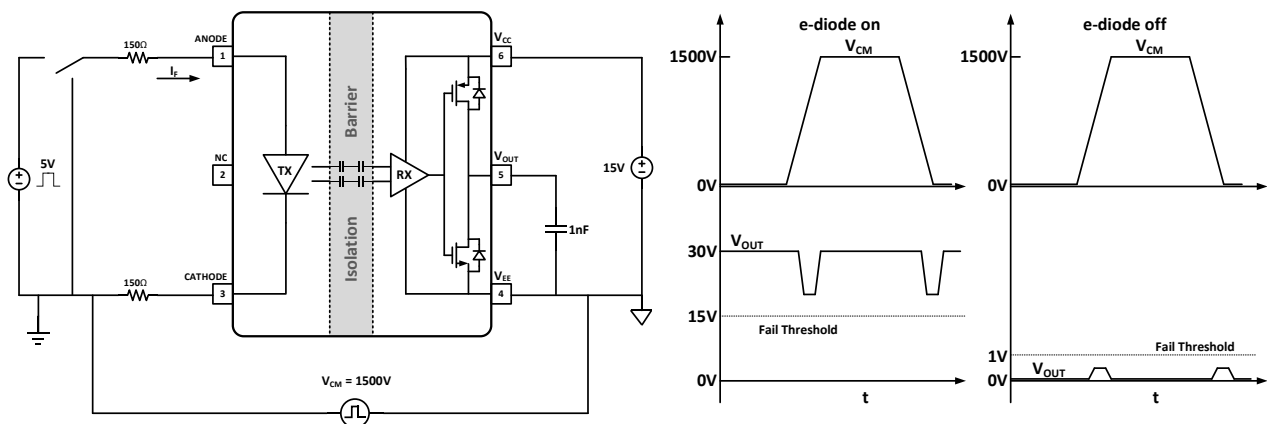


图 7-3 CMTI 测试电路

8. 功能描述

8.1. 简述

CA-IS3211 是单通道隔离式栅极驱动器，具有光耦兼容的输入级，可以驱动 MOSFETs、IGBT 和 SiC 器件。该芯片具有 5A 拉和 6A 灌的输出峰值电流能力，最大输出驱动器电源电压为 30V。输入和输出采用全差分双串联高压 SiO₂ 电容器隔离技术。CA-IS3211 采用工业标准 6 引脚和 8 引脚封装，爬电距离和间隙大于 8.5mm。该芯片工作电压为 1500V_{RMS}，强化隔离额定值在 60s 下为 5.7kV_{RMS}，浪涌额定值为 8kV_{PK}。该芯片与传统的光隔离式栅极驱动器完全兼容。

8.2. 功能框图

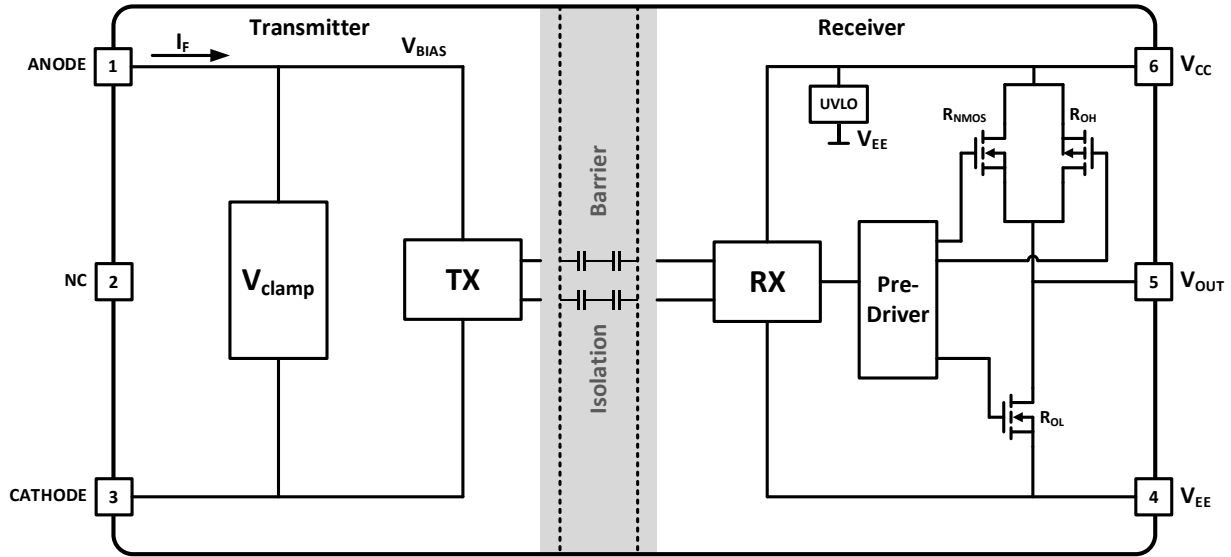


图 8-1 内部功能框图 (SOIC6-WB 封装)

8.3. 电源供电

输出电源 V_{CC} 支持 10V 到 30V 或 14V 到 30V 的电压范围可选。对于单极性电源应用， V_{CC} 连接至电源的正极， V_{EE} 连接至电源的 GND。对于双极性电源应用， V_{CC} 连接至正电源， V_{EE} 连接至负电源。IGBT 应用中 V_{CC} 和 V_{EE} 相对于 GND 的典型值分别为 15V 和 -8V，SiC MOSFET 应用中分别为 20V 和 -5V。由于功率器件需要在栅极施加一个相对于发射极或源极的负压来关断，从而防止了由米勒效应注入的电流引起的误开通现象。

8.4. 输入级

CA-IS3211 的输入级可以简单等效为模拟二极管，当输入二极管施加正压时，二极管正偏，正向电流 I_F 会流入模拟二极管。模拟二极管的正向压降为 2.1V (典型值)。需要使用外部电阻来限制正向电流。推荐的正向电流范围为 7mA 到 16mA。当 I_F 超出阈值电流 I_{FLH} (典型值 2.8mA) 时，一个高频信号将通过高压 SiO₂ 电容传输过隔离层。接收器检测并解调该高频信号，驱动 V_{OUT} 被输出高电平。如果正极电压降低到 V_{F_HL} 以下或反偏，则栅极驱动输出低电平。

CA-IS3211 还支持互锁架构工作 (参阅图 9-1)，系统设计者可以使用合适的输入电阻来灵活的选取 3.3V、5.0V 电源来驱动芯片的输入级。

8.5. 输出级

CA-IS3211 系列的输出级采用了特殊的推挽结构 (如图 8-1)，使得驱动功率管时能够输出更大的峰值电流。输出极上拉网络采用了一个 P 沟道 MOSFET 和一个 N 沟道 MOSFET 并联的结构。当输出由低至高变化时，NMOS 优先快速短暂

导通，同时可以加快功率管的导通。因此导通阶段输出电阻是两个导通电阻的并联： $R_{OH} || R_{NMOS}$ ，N 沟道 MOSFET 的导通电阻 (R_{NMOS}) 约为 0.8Ω (仿真结果)。

CA-IS3211 的下拉结构仅包含了一个 N 沟道 MOSFET。由于 MOS 输出级可以提供很小的压降，因此输出电压可以实现 V_{CC} 和 V_{EE} 之间的轨到轨工作。

表 8-1 CA-IS3211 导通电阻

R_{NMOS}	R_{OH}	R_{OL}	单位
0.8	5.5	0.5	Ω

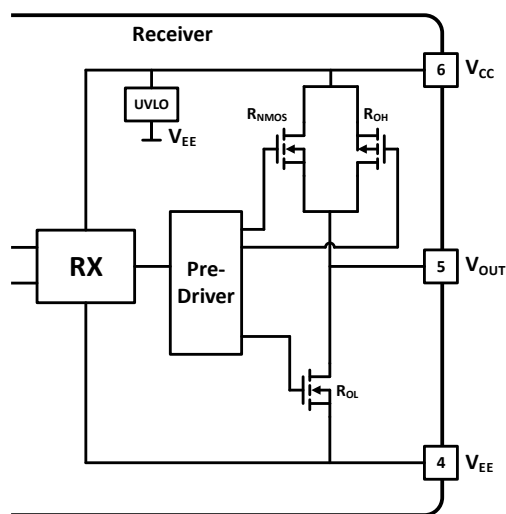


图 8-1 输出级结构

8.6. 欠压锁定 (UVLO)

芯片的 UVLO 功能用于防止 IGBT 和 MOSFET 出现欠驱动的情况。在器件启动时 V_{CC} 电压低于 $UVLO_R$ ，或启动后低于 $UVLO_F$ ，无论正向输入电流 I_F 大小多少， V_{OUT} 输出均保持为低电平。 V_{CC} 的 UVLO 保护还具有迟滞功能 ($UVLO_{HYS}$)。迟滞功能为了防止电源电压抖动或噪声引起的误输出现象。

V_{CC} 降至 $UVLO_F$ 以下后，当电源电压重新升高至 $UVLO_R$ ， V_{OUT} 输出需要经过 t_{UVLO_rec} 的延迟后才会被设置为高电平。如下图 8-2 所示。

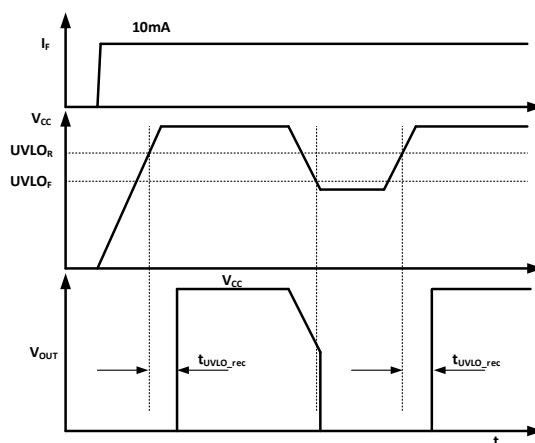


图 8-2 UVLO 功能

8.7. 有源下拉

有源下拉功能可以在电源 V_{CC} 断开后将 IGBT 或 MOSFET 的栅极拉到低电平状态。当驱动的输出级处于无偏置状态时 (V_{CC} 悬空)，输出将被有源钳位电路限制在低电平。在该情况下，上拉 PMOS 和 NMOS 被关断，下拉 NMOS 的栅极通过一个 $500k\Omega$ 的电阻连接到驱动的输出，因此下拉 NMOS 可以将输出电压 V_{OUT} 有效的钳位在 2V 以下。

8.8. 短路钳位

短路钳位功能通过在芯片内部专用引脚和 V_{CC} 引脚中间添加一个二极管来实现，在短路情况下将输出引脚 V_{OUT} 拉到略高于 V_{CC} ，从而用来钳位驱动器的输出电压。短路保护功能用来防止 IGBT 和 MOSFET 的栅极出现过压击穿或性能降低。内部二极管可以承受 10us 的 500mA 脉冲电流和 20mA 的持续电流。也可根据实际需求使用外部肖特基二极管来提高电流传导能力。

8.9. 真值表

表 8-2 列出了 CA-IS3211 的功能模式。

表 8-2 CA-IS3211 的真值表⁽¹⁾

输入侧	V_{CC}	V_{OUT}
关断 ($I_F < I_{FLH}$)	$UVLO_R \sim 30V$	低
导通 ($I_F > I_{FLH}$)	$UVLO_R \sim 30V$	高
X	$0V \sim UVLO_R, UVLO_F \sim 0V$	低

(1) “X” 表示不相关

9. 应用指南

9.1. 典型应用

图 9-1 和图 9-2 展示了驱动 IGBT 的典型应用。为了实现更好的驱动性能，旁路电容的选择非常重要。推荐设计者使用 $0.1\mu\text{F}/50\text{V}$ 陶瓷电容以减小高频噪声， $10\mu\text{F}/50\text{V}$ 陶瓷电容以提供更高的峰值电流能力。并且滤波电容需要尽可能靠近芯片 VCC 和 VEE 引脚。

CA-IS3211 芯片正常工作时，建议正向模拟二极管输入电流 7mA 至 16mA ，MCU 无法直接驱动，需要增加额外的电路或器件。推荐使用以下两种连接方式，如图 9-1 所示，使用 NMOS 和外部电阻串联，MCU 驱动 NMOS 开关即可。如图 9-2 所示，使用缓冲器与芯片连接，增强 MCU 的驱动能力。

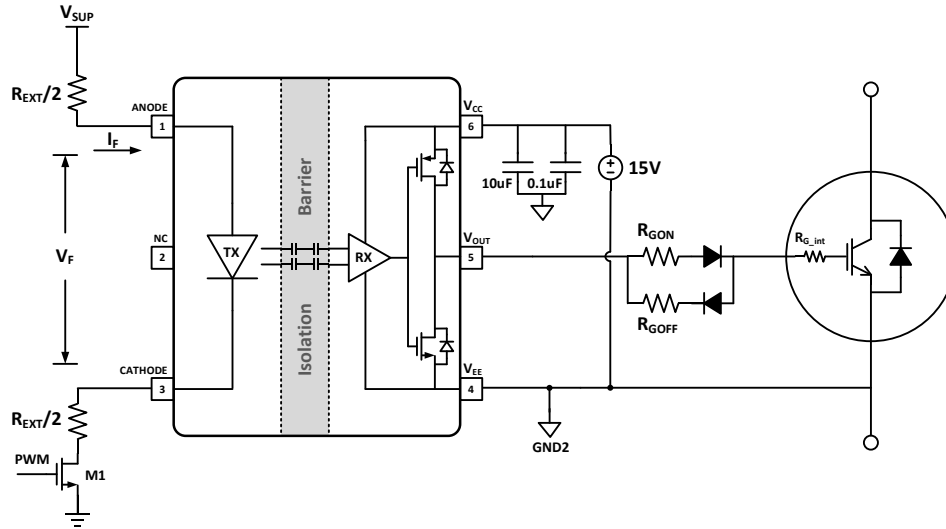


图 9-1 输入级使用 NMOS+电阻的典型应用

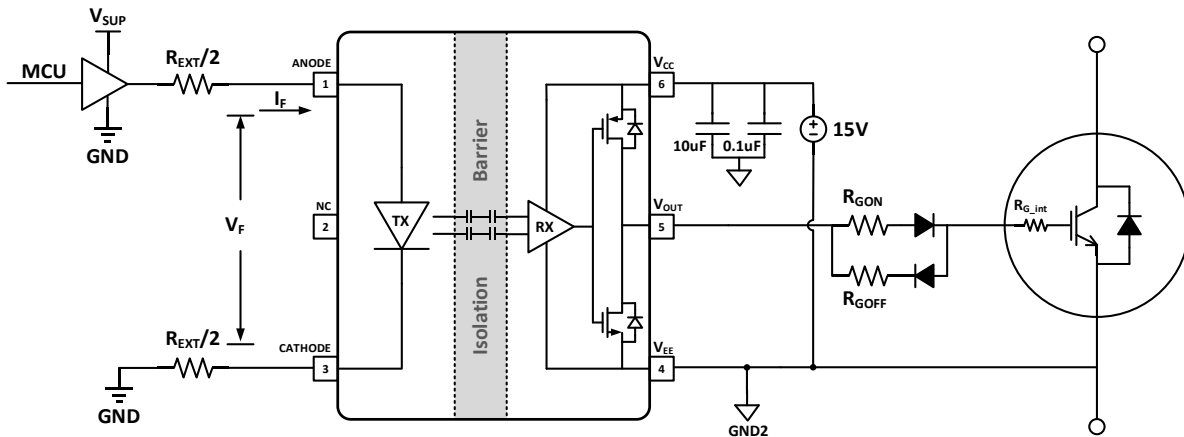


图 9-2 输入级使用缓冲器+电阻的典型应用

9.2. 互锁配置

典型系统应用中，栅极驱动器常用于驱动一组功率管，如图 9-3 所示，采用两路栅极驱动器分别驱动高边和低边的 IGBT。系统正常工作时，MCU 产生一对互补的 PWM 脉冲控制信号，用于控制高边和低边的功率管。系统出现故障时，MCU 失效或软件错误可能导致 MCU 输出信号同时为高电平，导致高边和低边功率管同时导通，损坏器件。为了避免这种现象，可采用图 9-3 所示的互锁配置，高边驱动器二极管阳极连接低边驱动器二极管的阴极，高边驱动器二极管阴极连接低边驱动器二极管的阳极。如果 MCU 的控制信号同时错误保持高电平（或低电平）时，两个模拟二极管的互锁配置同时进入截止状态，从而防止高、低边的功率管同时导通。

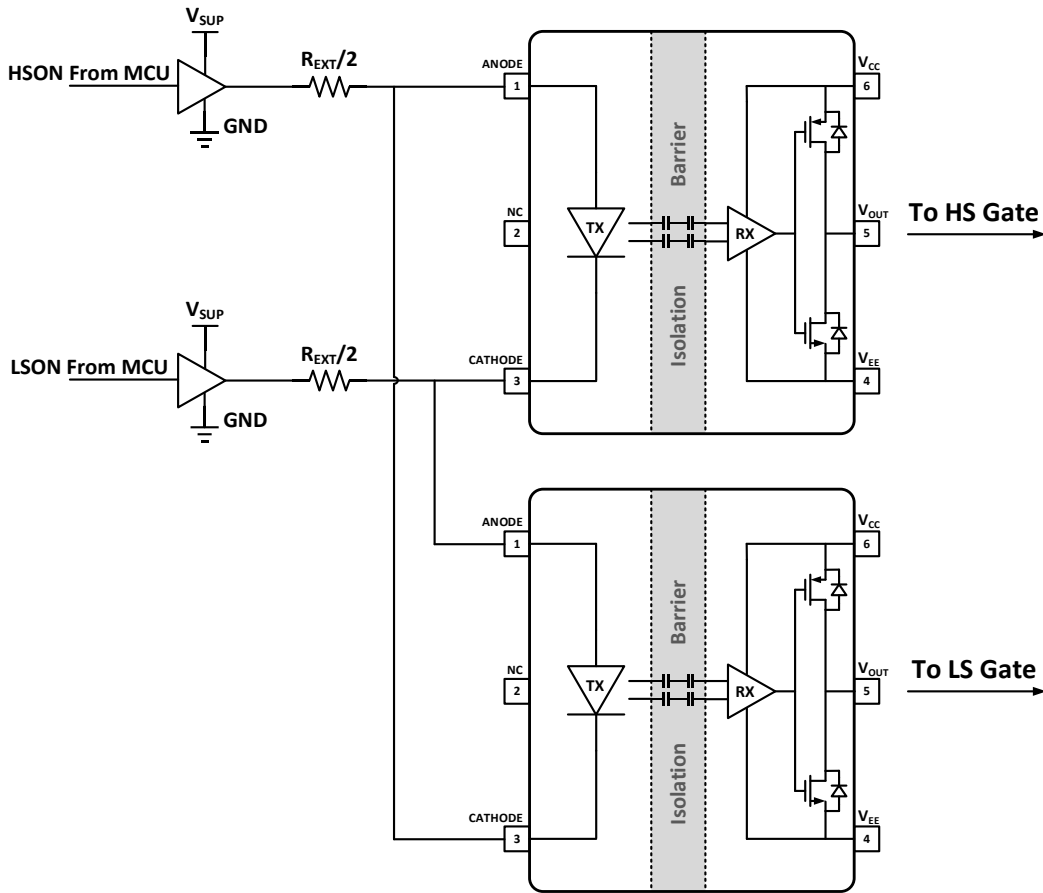


图 9-1 互锁配置

9.3. 输入电阻设计

输入电阻可以限制模拟二极管的正向流入电流，芯片正向阈值电流 I_{FLH} 为 2.8mA（典型值），建议的正向电流工作范围 7mA 至 16mA。以图 10-2 典型应用为例，外部输入电阻计算公式如下：

$$R_{EXT} = \frac{V_{SUP} - V_F}{I_F} - R_{OH_buf}$$

其中，

- 正向输入电流 I_F 典型值 10mA（最小值 7mA，最大值 16mA）
- 电源电压 V_{SUP} 为 5V（最小值 4.75V，最大值 5.25V）
- 模拟二极管正向压降 V_F 典型值 2.1V（最小值 1.8V，最大值 2.4V）
- 缓冲器输出阻抗 R_{OH_buf} 为 18Ω（最小值 13Ω，最大值 22Ω）

通过以上参数可计算出，外部电阻 R_{EXT} 范围最小值 204Ω，典型值 272Ω，最大值 310Ω。

9.4. 输出驱动电阻设计

外部栅极驱动电阻对功率管设计尤为关键，当功率管开关时，寄生电感、寄生电容、高 dv/dt 和 di/dt 以及二极管反向恢复时间都可能导致功率管的不良行为或 EMI 问题。栅极驱动电阻主要对以下三个方面产生影响：驱动电流、开关损耗、上升和下降时间。因此，设计者在实际选取驱动电阻时，需要平衡方案的综合性能参数。

I_{OH} 峰值电流估算公式：

$$I_{OH} = \min \left[5A, \frac{V_{CC} - V_{EE}}{(R_{NMOS} || R_{OH} + R_{GON} + R_{GFET_int})} \right]$$

其中，

- R_{GON} 是外部栅极导通电阻
- R_{GFET_int} 是功率管内部栅极电阻（需查找功率管数据表）

I_{OL} 峰值电流估算公式：

$$I_{OL} = \min \left[6A, \frac{V_{CC} - V_{EE}}{(R_{OL} + R_{GOFF} + R_{GFET_int})} \right]$$

其中，

- R_{GOFF} 是外部栅极关断电阻
- R_{GFET_int} 是功率管内部栅极电阻（需查找功率管数据表）

9.5. PCB 布局指南

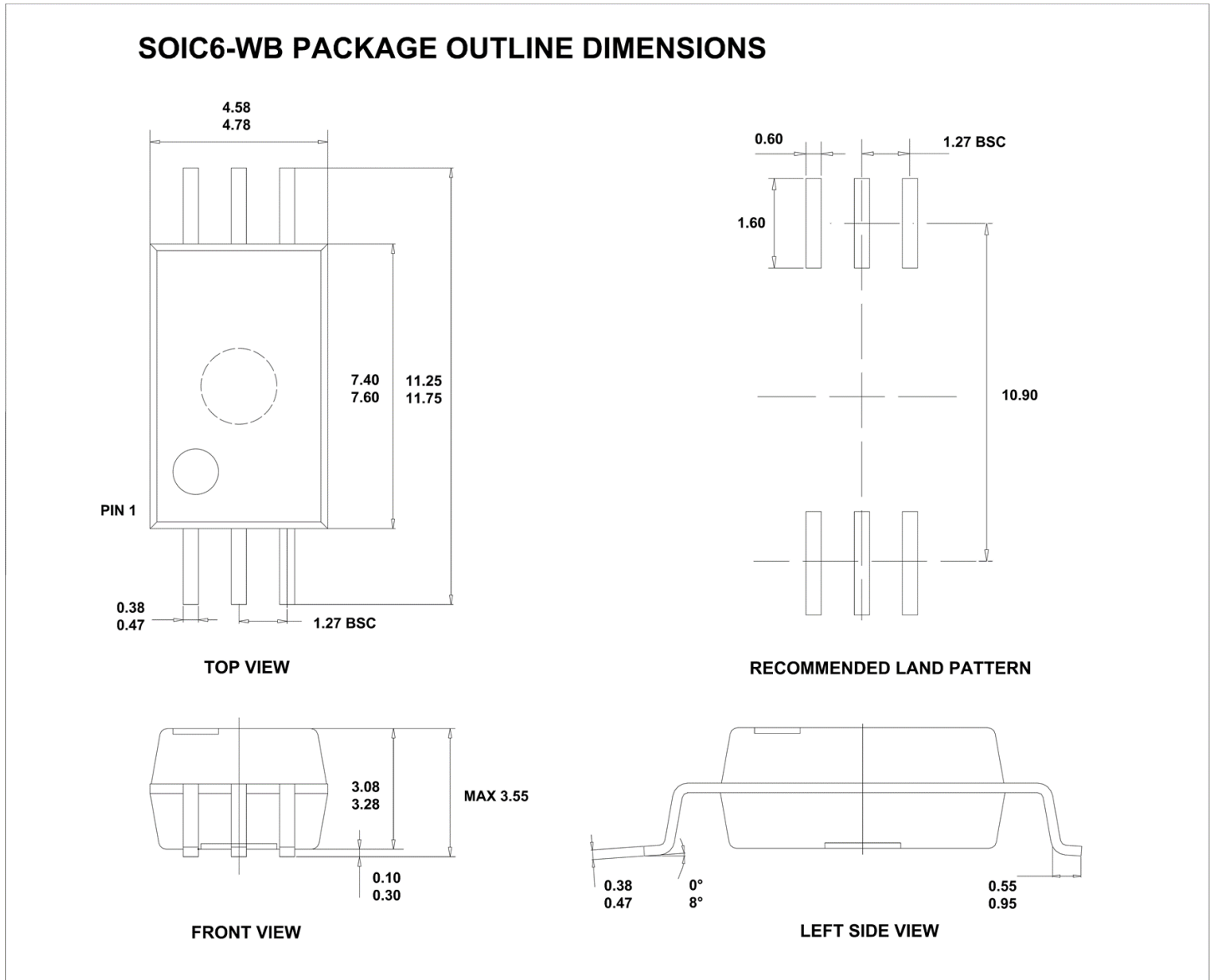
为了达到 CA-IS3211 的最优性能，PCB 布局时需要遵循以下原则：

- 为了保证电源为稳定性和低噪声，VCC 到 VEE 的旁路电容需要尽可能近的靠近芯片 VCC 和 VEE 引脚，并推荐使用低 ESR 和低 ESL 的 MLCC 电容。
- 当芯片驱动功率管时，VOUT 存在非常高的 di/dt ，VOUT 环路 PCB 走线寄生电感会导致 EMI 和电压振荡问题，故在设计 PCB 时，芯片应尽可能靠近功率管位置，VOUT 走线尽可能宽，环路走线尽可能短，以降低环路寄生电感。
- 为确保原边侧和副边侧之间的隔离性能，请避免在芯片下方放在任何的 PCB 走线、覆铜、焊盘和过孔。也可以采用 PCB 开槽工艺，以防止影响隔离性能。
- 当负载较重或开关频率较高时，芯片的损耗也会增加，可以通过适当 PCB 布局将热量传导到 PCB 板上，以达到减小芯片的温度。建议适当地增加 VCC 和 VEE 引脚的 PCB 覆铜，优先最大程度地增加 VEE 的连接。
- 如果系统有多层板设计，建议在 VCC 和 VEE 层放置大量过孔连接，以减小寄生参数。

10. 封装信息

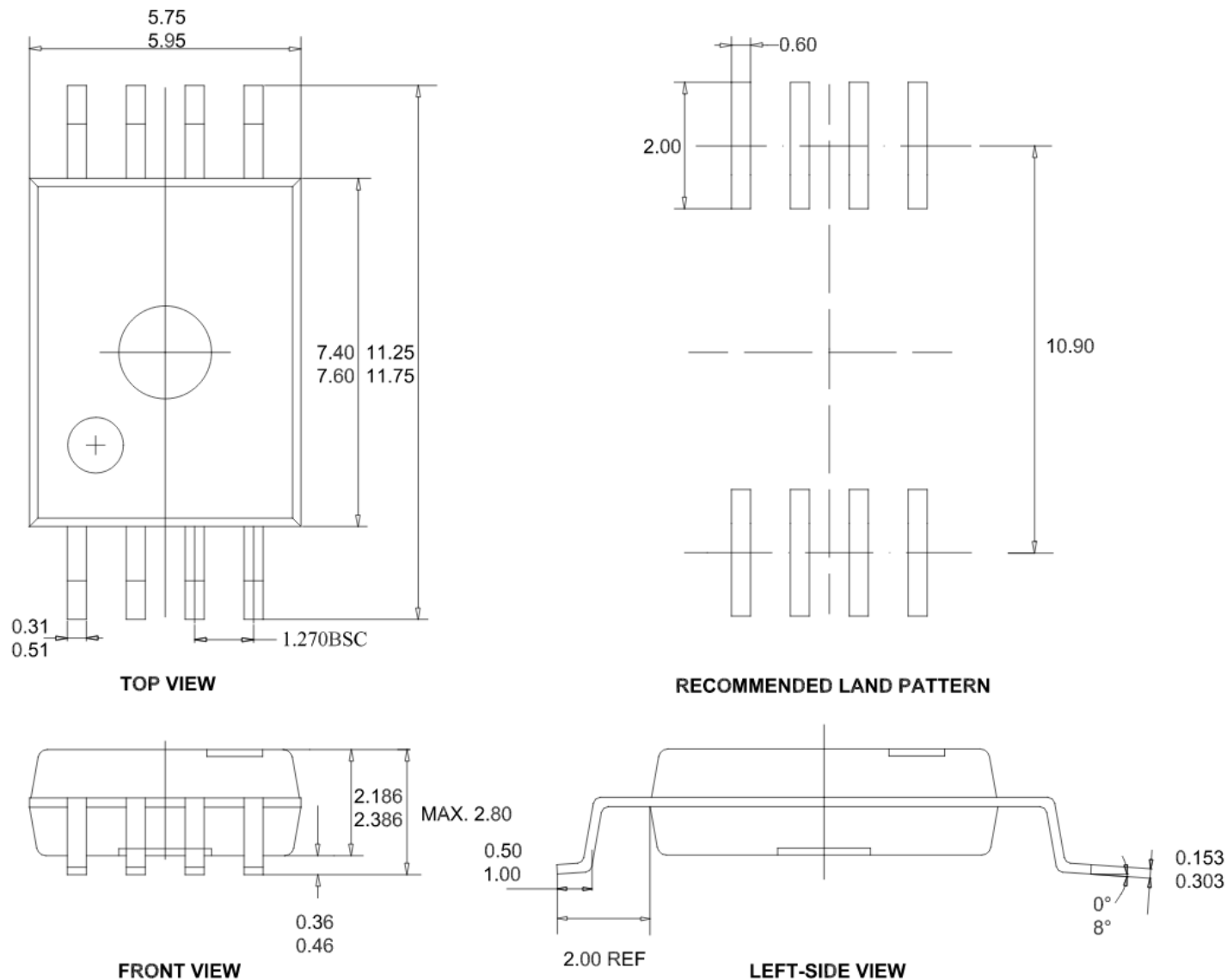
10.1. SOIC6-WB 宽体外形尺寸

下图说明了采用 SOIC6-WB 宽体封装大小尺寸图和建议焊盘尺寸图。尺寸以毫米为单位。



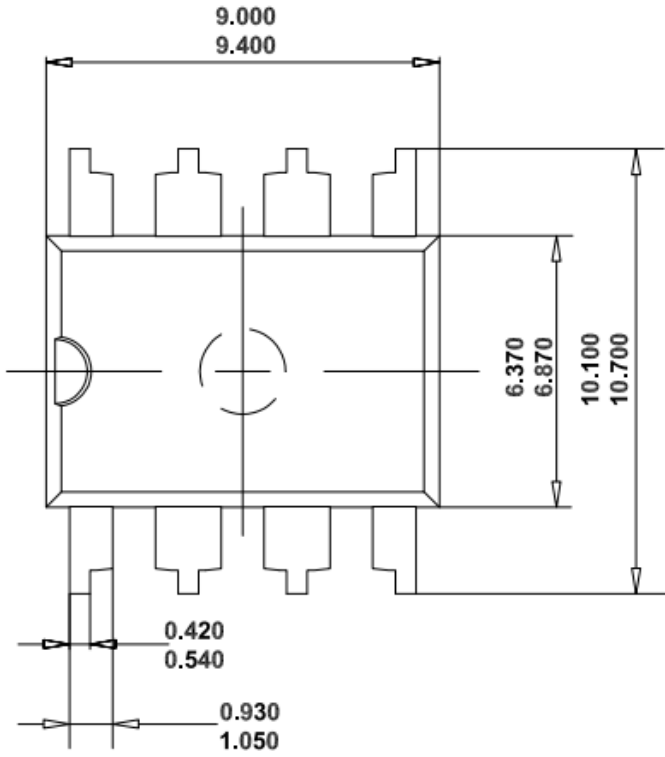
10.2. SOIC8-WB 宽体外形尺寸

下图说明了采用 SOIC8-WB 宽体封装大小尺寸图和建议焊盘尺寸图。尺寸以毫米为单位。

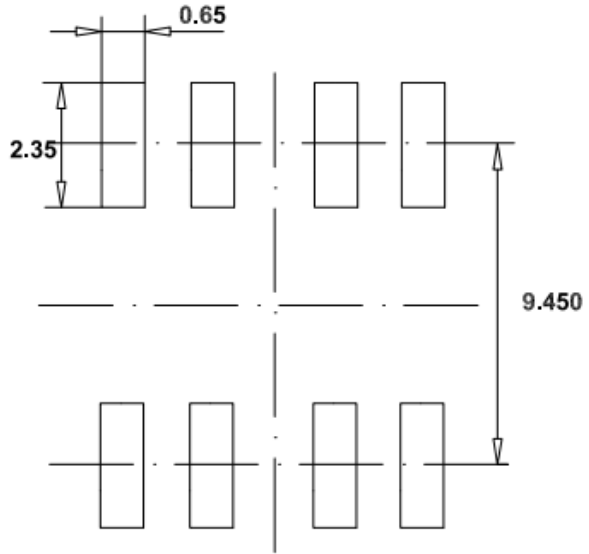


10.3. DUB8 外形尺寸

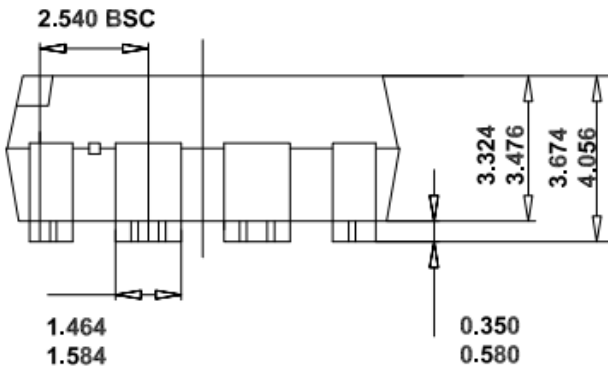
下图说明了采用 DUB8 封装大小尺寸图和建议焊盘尺寸图。尺寸以毫米为单位。



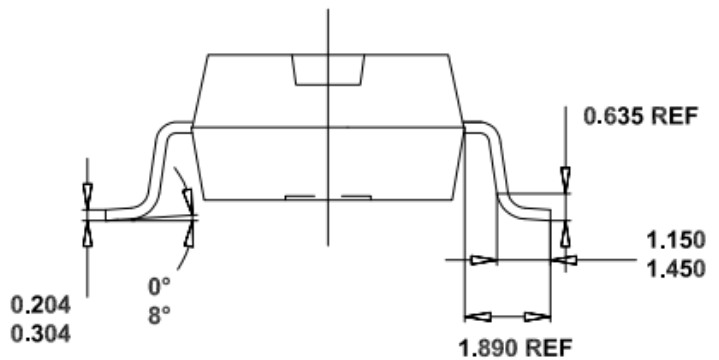
TOP VIEW



RECOMMENDED LAND PATTERN



BOTTOM VIEW



LEFT SIDE VIEW

11. 焊接信息

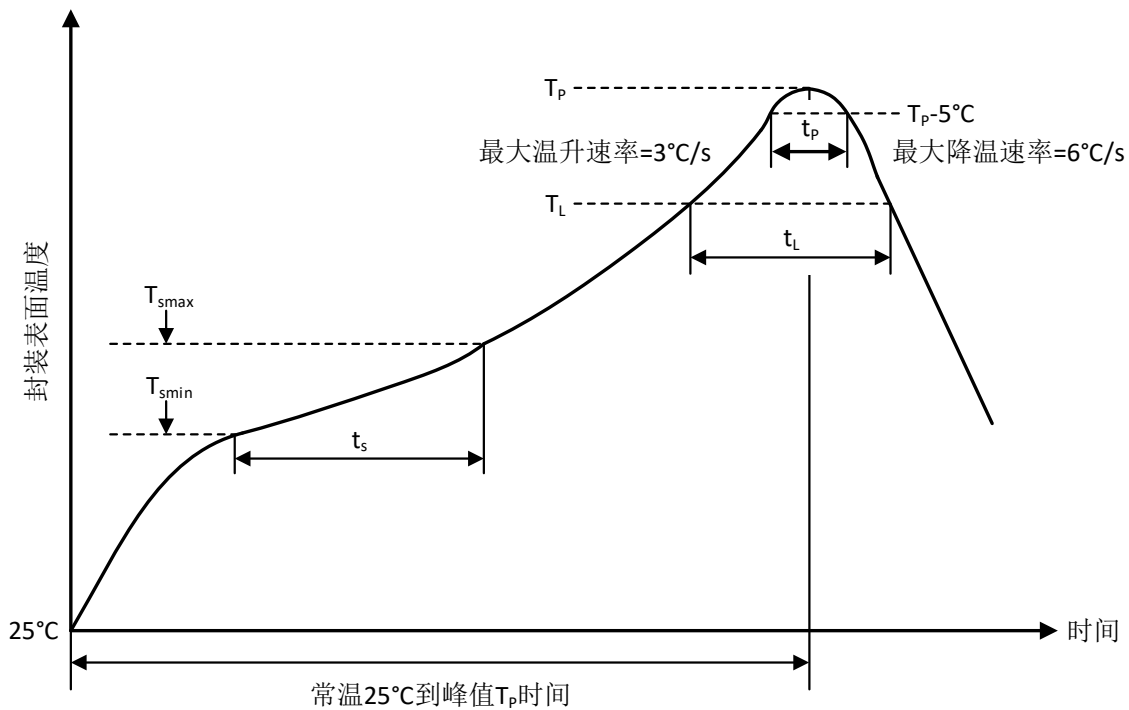
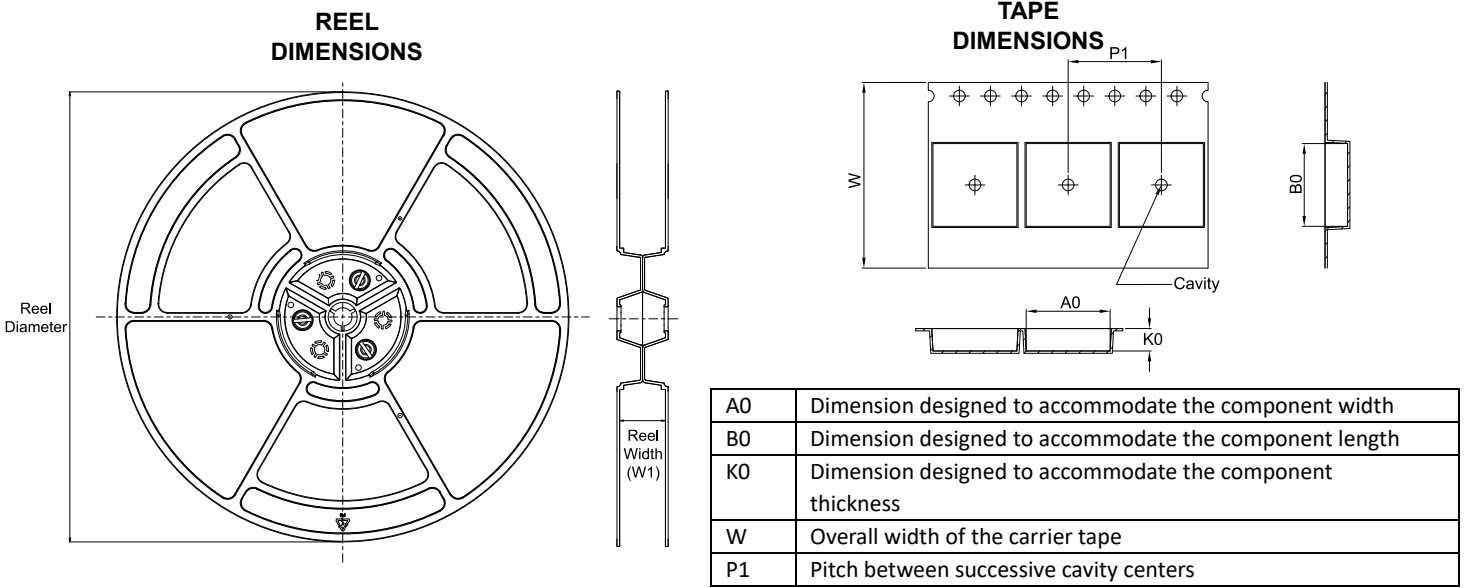


图 11-1 焊接温度曲线

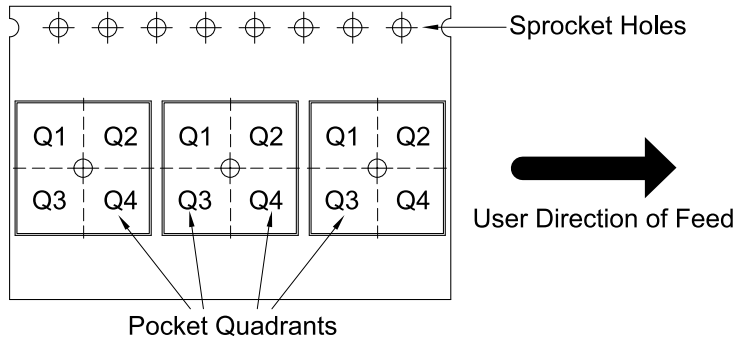
表 11-1 焊接温度参数

简要说明	无铅焊接
温升速率 ($T_L=217^{\circ}\text{C}$ 至峰值 T_p)	最大 3°C/s
$T_{smin}=150^{\circ}\text{C}$ 到 $T_{smax}=200^{\circ}\text{C}$ 预热时间 t_s	60~120 秒
温度保持 217°C 以上时间 t_L	60~150 秒
峰值温度 T_p	260°C
小于峰值温度 5°C 以内时间 t_p	最长 30 秒
降温速率 (峰值 T_p 至 $T_L=217^{\circ}\text{C}$)	最大 6°C/s
常温 25°C 到峰值温度 T_p 时间	最长 8 分钟

12. 编带信息



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IS3211VBJ	SOIC	J	6	1000	330	16.40	11.95	4.98	3.95	16.00	16.00	Q1
CA-IS3211VCJ	SOIC	J	6	1000	330	16.40	11.95	4.98	3.95	16.00	16.00	Q1
CA-IS3211VBG	SOIC	G	8	1000	330	16.40	11.95	6.15	3.20	16.00	16.00	Q1
CA-IS3211VCG	SOIC	G	8	1000	330	16.40	11.95	6.15	3.20	16.00	16.00	Q1
CA-IS3211SBG	SOIC	G	8	1000	330	16.40	11.95	6.15	3.20	16.00	16.00	Q1
CA-IS3211SCG	SOIC	G	8	1000	330	16.40	11.95	6.15	3.20	16.00	16.00	Q1
CA-IS3211VBU	DUB	U	8	800	330	24.40	10.90	9.60	4.30	16.00	24.00	Q1
CA-IS3211VCU	DUB	U	8	800	330	24.40	10.90	9.60	4.30	16.00	24.00	Q1

13. 修订历史

修订版本号	修订内容	修订日期	页码
Version 1.00	NA		NA
Version 1.01	1. 更新 DUB8 的封装尺寸标称值。 2. 更新 POD of DUB8 。		1 21
Version 1.02	1. 更新 POD of SOIC6-WB, add PIN 1 marker。		19
Version 1.03	1. 更新 UL 认证信息。		8
Version 1.04	1. 更新 TUV 认证信息。		8
Version 1.05	1. 更新 VDE 认证信息。 2. 增加 CA-IS3211VBU 料号。 3. 更新 SOIC6-WB 封装的 POD。		8 2 19
Version 1.06	1. 更新绝缘规格。	2023/11/02	7
Version 1.07	1. 更新 VDE、UL、TUV、CQC 认证信息。	2024/05/27	1,7,8
Version 1.08	1. 更新编带信息中 DUB8 的 SPQ, 由 700 更新至 800。	2024/06/20	23
Version 1.09	1. 更新封装尺寸的长和宽描述。 2. 更新隔离认证指标和认证信息。 3. 更新了输入电阻的参考设计范围。 4. 更新了图表 8-1, 8-2, 8-3, 9-1, 9-2 and 9-3。	2025/01/22	1 7,8 18 12,16,17

14. 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>